

SESSION 2012

AGRÉGATION
CONCOURS INTERNE
ET CAER

Section : GÉNIE ÉLECTRIQUE

**Options : ÉLECTRONIQUE ET INFORMATIQUE INDUSTRIELLE,
ÉLECTROTECHNIQUE ET ÉLECTRONIQUE DE PUISSANCE**

ÉPREUVE PORTANT SUR L'ÉTUDE D'UN PROBLÈME D'AUTOMATISATION

Durée : 6 heures

Calculatrice électronique de poche - y compris calculatrice programmable, alphanumérique ou à écran graphique – à fonctionnement autonome, non imprimante, autorisée conformément à la circulaire n° 99-186 du 16 novembre 1999.

L'usage de tout ouvrage de référence, de tout dictionnaire et de tout autre matériel électronique est rigoureusement interdit.

Dans le cas où un(e) candidat(e) repère ce qui lui semble être une erreur d'énoncé, il (elle) le signale très lisiblement sur sa copie, propose la correction et poursuit l'épreuve en conséquence.

De même, si cela vous conduit à formuler une ou plusieurs hypothèses, il vous est demandé de la (ou les) mentionner explicitement.

NB : Hormis l'en-tête détachable, la copie que vous rendrez ne devra, conformément au principe d'anonymat, comporter aucun signe distinctif, tel que nom, signature, origine, etc. Si le travail qui vous est demandé comporte notamment la rédaction d'un projet ou d'une note, vous devrez impérativement vous abstenir de signer ou de l'identifier.

COMMANDE D'UN SYSTEME DE PRODUCTION D'ENERGIE ELECTRIQUE HYBRIDE POUR L'ALIMENTATION DES SITES ISOLES

SOMMAIRE

A : PRESENTATION GENERALE	page 2
B : ETUDE DU CONVERTISSEUR STATIQUE « ZVS FULL BRIDGE »	page 5
C : MODELE LINEAIRE MOYEN DU CONVERTISSEUR STATIQUE « ZVS FULL BRIDGE »	page 7
D : REGULATION DE LA TENSION SUR LE BUS CONTINU	page 10
D.1 : Commande d'un seul convertisseur statique « ZVS Full Bridge » en mode tension	page 10
D.2 : Commande d'un seul convertisseur statique « ZVS Full Bridge » en mode courant	page 14
D.3 : Commande par retour d'état d'un seul convertisseur statique « ZVS Full Bridge »	page 17
E : COMMANDE AVEC REPARTITION DE LA CHARGE (« LOAD SHARING »)	page 19
Documents annexes	page 22
Documents réponses	page 28
Documents techniques	page 32

Une lecture préalable et complète du sujet est indispensable.

- Il sera tenu compte de la cohérence avec laquelle les candidats traiteront chaque partie, le jury préférant une réflexion d'ensemble de la partie abordée à un éparpillement des réponses.
- Les candidats sont invités à numéroter chaque page de leur copie et à indiquer clairement le numéro de la question traitée.
- Les candidats sont priés de rédiger les différentes parties du problème sur feuilles séparées et clairement repérées.
- Il leur est rappelé qu'ils doivent utiliser les notations propres au sujet, présenter clairement les calculs et dégager ou encadrer tous les résultats.
- Tout résultat incorrectement exprimé ne sera pas pris en compte. En outre, les correcteurs leur sauront gré d'écrire lisiblement et de soigner la qualité de leur copie.
- Il sera tenu compte de la qualité de la rédaction, en particulier pour les réponses aux questions ne nécessitant pas de calcul. Le correcteur attend des phrases complètes respectant la syntaxe de la langue française.
- Pour la présentation des applications numériques, chaque grandeur devra être remplacée par sa valeur numérique en respectant la position qu'elle avait dans la relation littérale. Le résultat numérique sera donné ensuite sans calculs intermédiaires et sans omettre son unité.
- Si le texte du sujet vous conduit à formuler une ou plusieurs hypothèses, il vous est demandé de la (ou les) mentionner explicitement dans votre copie.

PARTIE A PRESENTATION GENERALE

Dans l'ensemble de l'Afrique subsaharienne, les énergies renouvelables ont fait la preuve de leur compétitivité par rapport aux énergies conventionnelles pour l'alimentation des zones rurales isolées. En effet, contrairement aux énergies conventionnelles qui nécessitent généralement de lourds investissements, les énergies renouvelables mettent en œuvre des technologies relativement récentes qui ne nécessitent pas de capitaux importants.

Dans certains cas, les systèmes de production d'énergie électrique hybrides (photovoltaïque, éolien,...) sont les seuls qui peuvent être installés compte tenu de l'absence ou du faible taux de couverture des réseaux électriques conventionnels. Souvent, l'extension des réseaux électriques conventionnels s'avère trop coûteuse pour les territoires isolés, peu peuplés ou difficiles d'accès et actuellement deux milliards et demi d'habitants, principalement dans les zones rurales des pays en développement, consomment moins de 1 % de l'électricité produite dans le monde. Ces micro-centrales sont généralement conçues pour répondre à des besoins énergétiques allant du simple éclairage jusqu'à l'électrification complète de petits villages ou de petites îles. Elles fournissent non seulement une énergie à un prix abordable mais elles peuvent aussi être à l'origine de créations d'entreprises et d'emplois dans différents secteurs d'activité.

Par ailleurs, les obstacles liés à la fiabilité de la production et à la maintenance peuvent souvent être surmontés (supervision, commandes déportées...). Cet aspect est particulièrement important dans des zones où l'accès à une expertise scientifique et technique est parfois difficile. Pour que ces micro-centrales soient compétitives, il convient donc de minimiser les interventions humaines en mettant en œuvre des dispositifs de surveillance capables de détecter et de diagnostiquer les défauts qui affectent les composants du système et son instrumentation.

De nombreux systèmes de production d'énergie électrique hybrides sont par conséquent mis en œuvre (Sénégal, Mali, Burkina Faso...) pour l'alimentation de bâtiments institutionnels comme les dispensaires, les hôpitaux, les écoles ou les internats. Au Sénégal, le CIFRES (Centre International de Formation et de Recherche en Energie Solaire) a pour mission de former le personnel scientifique et technique capable de mettre en œuvre des installations solaires et d'en assurer la maintenance. Le CIFRES participe aussi à des recherches internationales sur les composants des systèmes solaires (adaptation dans les pays tropicaux) et apporte également son concours aux organismes privés ou publics pour la conception et la réalisation de micro-centrales pour l'alimentation des sites isolés. C'est dans ce cadre que le CIFRES a proposé au Groupe de Recherche en Electrotechnique et Automatique de l'université du Havre (GREAH) un partenariat en vue de la commande et de la supervision des systèmes hybrides conçus pour alimenter (éclairage public, bâtiments administratifs) des sites comme la région de Saint-Louis (Zone des Trois Marigots), Potou, Gandon ou Kayar (Sénégal). L'objectif de ce partenariat est de développer des lois de commande (et d'évaluer leurs performances) permettant d'optimiser les transferts d'énergie et de concevoir des outils de diagnostic et de supervision (élaboration de commandes tolérantes aux fautes) pour garantir la disponibilité des équipements et fiabiliser le niveau de service délivré.

Le GREAH est un laboratoire de recherche de l'Université du Havre constitué à partir de deux équipes spécialisées en électrotechnique et en automatique (commande et sûreté de fonctionnement des systèmes) qui peuvent avoir accès à une plate forme technologique expérimentale (<http://lycees.ac-rouen.fr/maupassant/site2/article325.html>) dédiée aux énergies renouvelables sur le site de Fécamp. La Plate-Forme Technologique (PFT) de Fécamp (figure 1)

est un centre de ressources régional, créé en septembre 2004, sous l'impulsion de la région Haute Normandie, du rectorat de Rouen, de la ville de Fécamp, de la Chambre de Commerce et d'Industrie (CCI) de Fécamp et de la communauté de communes de Fécamp. Elle est adossée principalement au Groupe de Recherche en Electrotechnique et Automatique du Havre (GREAH) et implantée au sein des lycées G. de Maupassant et R. Descartes de Fécamp. En plus de la recherche, les entreprises telles que E.D.F, Schneider Electric, 2HEnergy et AlcaTorda sont également partenaires de la PFT. La Plate Forme Technologique de Fécamp est une structure de transfert technologique dont l'intitulé est « production d'énergie électrique à sources multiples pour sites autonomes ». Ainsi elle est un lieu d'expérimentation, de démonstration, de recherche appliquée, d'assistance technique et de conseil dans le domaine des énergies renouvelables. Cette thématique s'applique d'abord à des sites autonomes (usines, fermes, bateaux, plate-forme off-shore, hôpitaux de campagne...). Labellisée PFT-AFNOR depuis février 2010 pour une durée minimale de trois ans, elle organise des visites de son laboratoire pour promouvoir les énergies renouvelables auprès des collectivités et du grand public.

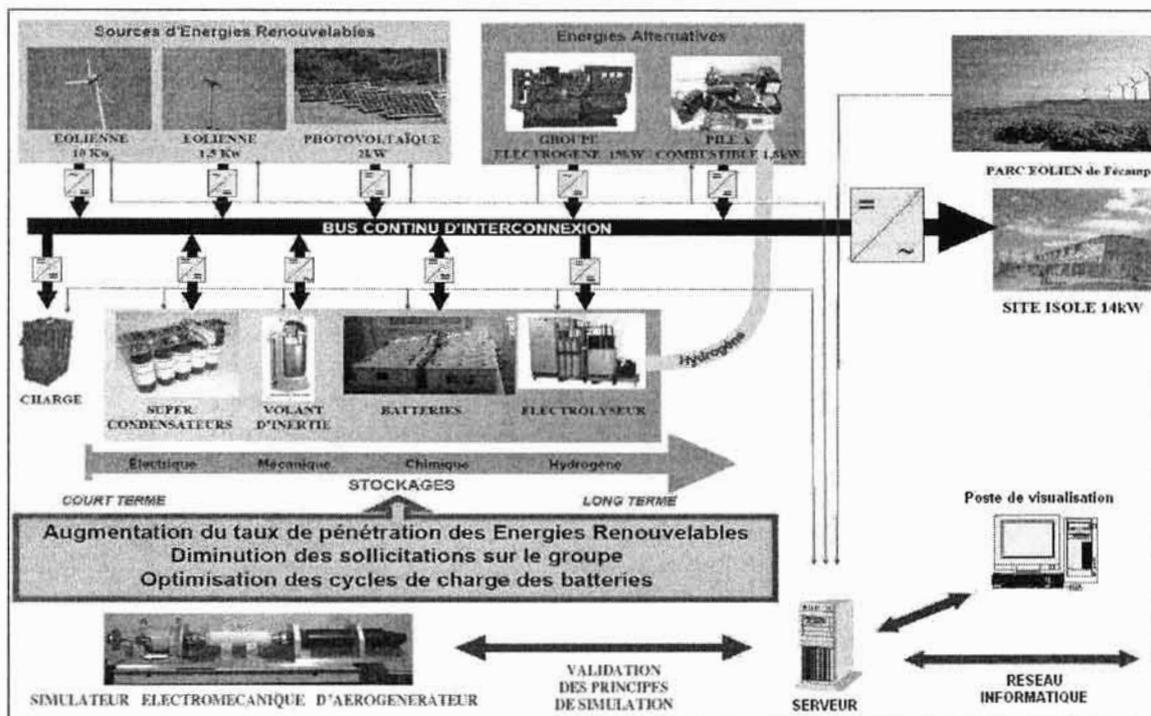


Figure 1 : Plate forme technologique (PFT) de Fécamp.

Les micro-centrales étudiées au Sénégal par le CIFRES (figure 2) sont comparables (en technologie et en puissance) à la plate-forme technologique de Fécamp. Elles sont composées de panneaux photovoltaïques, d'une turbine éolienne, de batteries de stockage, d'une pile à combustible et d'un groupe électrogène diesel pour assurer la pérennité de la production d'énergie électrique. Un onduleur est mis en œuvre pour produire l'énergie électrique sous une forme alternative monophasée ou triphasée. Tous ces éléments sont connectés sur un bus continu par l'intermédiaire de convertisseurs statiques (figure 3) identiques de type « Buck » isolés à pont complet et à commutation de tension nulle (« ZVS Full Bridge »). C'est le couplage en parallèle de quatre convertisseurs statiques « ZVS Full Bridge » (figure 2) qui fera l'objet de notre étude. L'objectif étant d'étudier la régulation de la tension sur le bus continu avec répartition de la charge (« load sharing »).

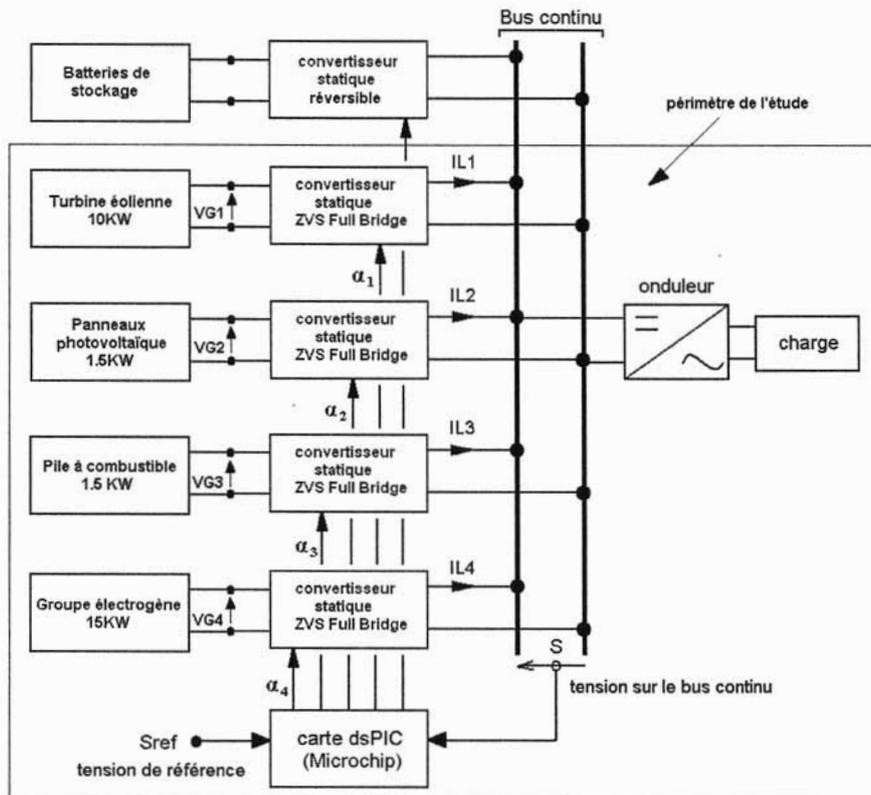


Figure 2 : Topologie des micro-centrales étudiées par le CIFRES en partenariat avec le GREAH

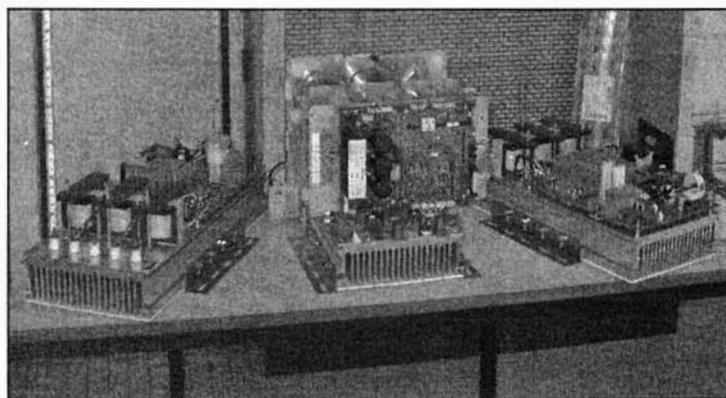


Figure 3 : Convertisseurs statiques « ZVS Full Bridge »

PARTIE B
ETUDE DU CONVERTISSEUR STATIQUE « ZVS FULL BRIDGE »

Le schéma structurel du convertisseur statique est représenté sur les **documents annexes 1a, 1b, 1c**. Le convertisseur statique « ZVS (Zero Voltage Switch) Full Bridge » est un convertisseur « Buck » (D_5, D_6, D_7, D_8, L, C) isolé (transformateur HF T_{R1}) à pont complet et à commutation de tension nulle (Zero Voltage Switch). Le pont en H est réalisé à partir de quatre transistors MOS (Q_1, Q_2, Q_3, Q_4) IRFZ44N (**document technique 5**). La commande du pont en H est réalisée par un contrôleur « phase shift » UC3879 (**document technique 1**) associé à des drivers de transistors MOS spécialisés IR2113. L'entrée de commande analogique du convertisseur statique est une tension continue (V_{CONS}) pouvant varier entre 0V et 5V. Cette consigne est isolée galvaniquement par un amplificateur d'isolement HCPL7840 (**document technique 2**).

Remarques :

- « p » représente la variable de la transformée de Laplace.
- Dans le **document technique 1**, le paramètre « Dlin » correspond au rapport cyclique α .

Q.B.1 : Déterminer le modèle équivalent de Thévenin (figure 4) correspondant au montage situé en amont du point A. On exprimera les éléments (e_{th} , r_{th}) du modèle équivalent de Thévenin en fonction de la tension de consigne V_{CONS} et des résistances R_{13} et R_{14} puis on effectuera l'application numérique.

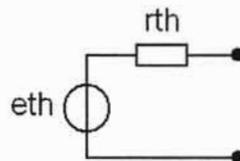


Figure 4 : Modèle équivalent de Thévenin

Q.B.2 : Calculer la fonction de transfert (V_{IN+}/V_{CONS}) du montage situé en amont du point B. On exprimera le résultat sous la forme : $\frac{V_{IN+}}{V_{CONS}} = \frac{K_{C1}}{1 + \tau_{C1} \cdot p}$ en donnant l'expression littérale et la

valeur numérique des paramètres K_{C1} et τ_{C1} . Calculer la fréquence de coupure du filtre passe bas.

Remarque : la constante de temps τ_{C1} sera négligée pour la suite du problème.

Q.B.3 : Calculer la valeur de la tension V_{IN+} lorsque la tension de consigne V_{CONS} est égale à +5V. Vérifier que cette valeur est conforme à la limite d'utilisation préconisée pour l'amplificateur d'isolement HCPL7840.

Q.B.4 : Relever la valeur du coefficient d'amplification de l'amplificateur d'isolement HCPL7840. Le coefficient d'amplification K_A est défini ainsi : $V_{OUT} = V_{OUT+} - V_{OUT-} = K_A \cdot V_{IN} = K_A \cdot (V_{IN+} - V_{IN-})$

Q.B.5 : Calculer la fonction de transfert (V_C/V_{OUT}) du montage connecté à la sortie de l'amplificateur d'isolement HCPL7840. On exprimera le résultat sous la forme : $\frac{V_C}{V_{OUT}} = \frac{K_{C2}}{1 + \tau_{C2} \cdot p}$

en donnant l'expression littérale et la valeur numérique des paramètres K_{C2} et τ_{C2} . Calculer la fréquence de coupure du filtre passe bas.

Remarque : la constante de temps τ_{C2} sera négligée pour la suite du problème.

Q.B.6 : Calculer l'expression de la tension V_{CDE} en fonction de la tension V_C puis l'expression de la tension V_{CDE} en fonction de la tension V_{CONS} .

Q.B.7 : En étudiant la structure interne du contrôleur « phase shift » UC3879, calculer l'expression de la tension V_{COMP} (broche 2) en fonction de la tension V_{CDE} puis l'expression de la tension V_{COMP} (broche 2) en fonction de la tension V_{CONS} .

Le décalage de phase (θ) entre les signaux OUTA/OUTB et OUTC/OUTD du contrôleur « phase shift » UC3879, est obtenu en comparant la tension continue V_{COMP} (broche 2) à un signal en dents de scie V_{RAMP} (broche 19) évoluant entre 1.3V ($V_{RAMPoffset}$) et 4.3V ($V_{RAMPpeak}$).

Q.B.8 : Calculer la plage de variation de la tension V_{COMP} (broche 2) lorsque la tension V_{CONS} varie entre 0V et 5V. Vérifier que cette plage de variation est adaptée aux caractéristiques du signal en dents de scie V_{RAMP} .

Q.B.9 : Représenter sur le **document réponse 1**, les chronogrammes des signaux de sortie (OUTA, OUTB, OUTC, OUTD) lorsque la tension V_{COMP} (broche 2) est égale à 2,8V. Calculer la valeur de la tension de consigne V_{CONS} correspondant à ce cas de figure et donner (en degrés) le décalage de phase (θ) obtenu (le représenter sur le **document réponse 1**).

Q.B.10 : Représenter sur le **document réponse 1**, l'allure des tensions V_A , V_B , V_P et V_S en fonction du temps. Repérer les quatre phases de fonctionnement et indiquer pour chacune d'entre elles, les transistors MOS conducteurs dans le pont en H.

Q.B.11 : Donner l'expression du rapport cyclique (α) de la tension V_S en fonction du décalage de phase (θ).

Q.B.12 : En étudiant la structure interne du contrôleur « phase shift » UC3879, déterminer la période (T) du signal en dents de scie V_{RAMP} (broche 19) produit par l'oscillateur interne. Quelle valeur maximale du rapport cyclique (α) pourra-t-on obtenir ?

Q.B.13 : Donner l'expression de la valeur moyenne (S) de la tension V_S sur une période T, en fonction de n, V_G et α .

Q.B.14 : En régime permanent et en mode de fonctionnement continu, déterminer l'équation du courant I_L en fonction du temps sur l'intervalle $[0, \alpha T]$ puis sur l'intervalle $[\alpha T, T]$, le courant évoluant entre les valeurs limites I_{LMAX} et I_{LMIN} . Exprimer les résultats en fonction de n, V_G , S, α , T, L, I_{LMAX} et I_{LMIN} .

Remarque : Pour cette question, on négligera la résistance r_p (voir le **document annexe 1c**).

Q.B.15 : Représenter sur le **document réponse 1**, l'allure du courant dans l'inductance L (I_L).

Q.B.16 : Donner, pour le régime permanent et en mode de fonctionnement continu, l'expression de l'ondulation ΔI_L du courant dans inductance L en fonction de n, V_G , α , L, T.

PARTIE C
MODELE LINEAIRE MOYEN DU CONVERTISSEUR STATIQUE ZVS FULL BRIDGE

La bande passante du dispositif de régulation étant très inférieure à la fréquence de découpage du convertisseur statique, nous utiliserons un modèle linéaire équivalent moyen dans lequel les aspects liés aux commutations ne seront pas pris en compte. Le modèle linéaire équivalent moyen du convertisseur statique « ZVS Full Bridge » (figure 5) est obtenu à partir de l'étude du schéma structurel (**documents annexes 1a,1b,1c**), en s'intéressant aux petites variations des valeurs moyennes autour d'un point de fonctionnement.

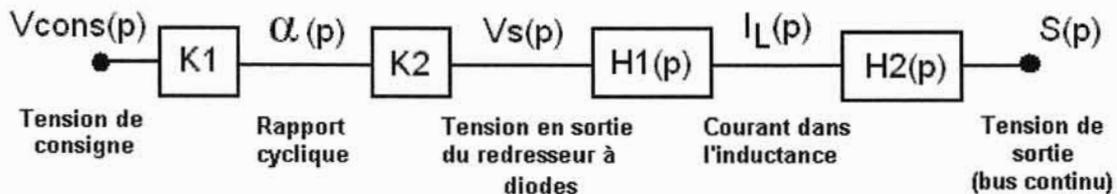


Figure 5 : Modèle linéaire équivalent moyen du convertisseur statique « ZVS Full Bridge »

Remarques :

- « p » représente la variable de la transformée de Laplace.
- La notation « \dot{X} » représente la dérivée du vecteur X par rapport au temps.
- Au point de fonctionnement choisi, la tension de source (V_G) est supposée égale à 24V.
- Au point de fonctionnement choisi, la charge (Rch) est supposée résistive et égale à 24Ω.
- Le rapport de transformation (n) du transformateur HF (TR1) est égal à 10.
- La résistance r_p permet de prendre en compte les différentes pertes par effet joule (résistance des bobinages primaire et secondaire du transformateur HF (TR1), résistance du canal des transistors MOS IRFZ44N, résistance de l'inductance L). Sa valeur, fonction du rapport cyclique (α) et du rapport de transformation (n), a été estimée à 1,2 Ω.
- Les tensions de seuil aux bornes des diodes D_5, D_6, D_7, D_8 sont supposées négligeables.
- Le condensateur C est à faible résistance série (choix technologique). La résistance r_c est par conséquent négligeable ($r_c=0$).
- Le rapport cyclique α est égal à 1 lorsque la tension de consigne V_{CONS} est égale à 5V donc le gain K_1 est égal à : $K_1 = \alpha / V_{CONS} = 0.2V^{-1}$
- La valeur moyenne (S) de la tension V_S sur une période T est donnée par la relation $S = n \cdot V_G \cdot \alpha$ (Q.B.13) donc, au point de fonctionnement choisi, le gain K_2 est égal à : $K_2 = S/\alpha = n \cdot V_G = 240V$

Q.C.1 : A partir du schéma structurel (**document annexe 1c**), montrer que les fonctions de transfert $H_1(p) = \frac{I_L(p)}{V_S(p)}$ et $H_2(p) = \frac{S(p)}{I_L(p)}$ peuvent s'écrire :

$$H_1(p) = \frac{I_L(p)}{V_S(p)} = \frac{1}{Rch} \cdot \frac{1 + Rch \cdot C \cdot p}{1 + \left(\frac{L}{Rch} + r_p \cdot C\right) \cdot p + LC \cdot p^2}, \quad H_2(p) = \frac{S(p)}{I_L(p)} = \frac{Rch}{1 + Rch \cdot C \cdot p}$$

Remarque : Pour cette question, on négligera la résistance r_p devant la charge Rch.

On se propose maintenant de déterminer le modèle d'état moyen du convertisseur statique « ZVS Full Bridge ». La représentation d'état est un outil considérablement utilisé dans l'automatique d'aujourd'hui car il s'agit du seul outil de description des systèmes multi-variables (n entrées, m sorties). Par ailleurs, contrairement à une représentation « classique » sous forme de fonctions de transfert, cette représentation offre une description interne (variables d'état) du système.

Q.C.2: Sur l'intervalle de temps $[0, \alpha T]$, déterminer l'équation différentielle représentant l'évolution du courant dans l'inductance L (i_L) en fonction du temps (exprimer cette équation différentielle en fonction de n , V_G , s , r_p et L).

Q.C.3: Sur l'intervalle de temps $[0, \alpha T]$, déterminer l'équation différentielle représentant l'évolution de la tension de sortie (s) en fonction du temps (exprimer cette équation différentielle en fonction de i_L , i , C).

Q.C.4: Sur l'intervalle de temps $[0, \alpha T]$, déterminer les matrices d'état (A_1), de commande (B_1) et de sortie (C_1) du modèle d'état suivant :

$$\begin{aligned}\dot{\underline{X}} &= A_1 \cdot \underline{X} + B_1 \cdot \underline{U}_1 \\ \underline{Y} &= C_1 \cdot \underline{X}\end{aligned}$$

Remarque : Sur cet intervalle de temps, les vecteurs d'état, de sortie et de commande qui ont été choisis sont respectivement :

$$\underline{X} = [i_L \quad s]^T, \quad \underline{Y} = [i_L \quad s]^T, \quad \underline{U}_1 = [V_G \quad i]^T$$

Q.C.5: Sur l'intervalle de temps $[\alpha T, T]$, déterminer l'équation différentielle représentant l'évolution du courant dans l'inductance L (i_L) en fonction du temps (exprimer cette équation différentielle en fonction de s , r_p et L).

Q.C.6: Sur l'intervalle de temps $[\alpha T, T]$, déterminer l'équation différentielle représentant l'évolution de la tension de sortie (s) en fonction du temps (exprimer cette équation différentielle en fonction de i_L , i , C).

Q.C.7: Sur l'intervalle de temps $[\alpha T, T]$, déterminer les matrices d'état (A_2), de commande (B_2) et de sortie (C_2) du modèle d'état suivant :

$$\begin{aligned}\dot{\underline{X}} &= A_2 \cdot \underline{X} + B_2 \cdot \underline{U}_1 \\ \underline{Y} &= C_2 \cdot \underline{X}\end{aligned}$$

Remarque : Sur cet intervalle de temps, les vecteurs d'état, de sortie et de commande qui ont été choisis sont respectivement :

$$\underline{X} = [i_L \quad s]^T, \quad \underline{Y} = [i_L \quad s]^T, \quad \underline{U}_1 = [V_G \quad i]^T$$

Q.C.8: Déterminer les matrices d'état (A), de commande (B) et de sortie (C) du modèle d'état moyen du convertisseur statique « ZVS Full Bridge » à partir des relations suivantes :

$$\begin{aligned}\dot{\underline{X}} &= A \cdot \underline{X} + B \cdot \underline{U} \quad \text{équation d'état} & A &= A_1 \cdot \alpha + A_2 \cdot (1 - \alpha) \\ \underline{Y} &= C \cdot \underline{X} \quad \text{équation de sortie} & B &= B_1 \cdot \alpha + B_2 \cdot (1 - \alpha) \\ & & C &= C_1 \cdot \alpha + C_2 \cdot (1 - \alpha)\end{aligned}$$

Remarque : Les vecteurs d'état, de sortie et de commande qui ont été choisis sont respectivement :

$$\underline{X} = [i_L \quad s]^T, \quad \underline{Y} = [i_L \quad s]^T, \quad \underline{U} = [V_{\text{CONS}} \quad i]^T$$

Q.C.9: En appliquant la transformée de Laplace aux équations d'état et de sortie du modèle d'état moyen déterminé à la question Q.C.8, calculer le vecteur de sortie $\underline{Y}(p)$ en fonction du vecteur de commande $\underline{U}(p)$. On exprimera le résultat sous la forme $\underline{Y}(p) = M \underline{U}(p)$ en donnant l'expression littérale de la matrice de transfert M en fonction des matrices A, B, C et I (matrice identité).

La connexion d'un onduleur (monophasé ou triphasé) sur le bus continu suppose de maintenir la tension sur ce dernier à un niveau de référence (fixé à 120V pour les essais en laboratoire) quelles que soient les fluctuations de la source (V_G) et de la charge (R_{ch}). Les modèles qui viennent d'être élaborés seront donc utilisés pour concevoir la régulation de tension sur le bus continu.

PARTIE D
REGULATION DE LA TENSION SUR LE BUS CONTINU

D.1 : Commande d'un seul convertisseur statique « ZVS Full Bridge » en mode tension

La tension sur le bus continu peut être régulée simplement à partir d'une boucle de tension. La tension de référence (S_{ref}) est fixée à 120V pour les essais en laboratoire. Les perturbations correspondent aux fluctuations de la source (V_G) et de la charge (R_{ch}). Ces fluctuations modifient par conséquent les paramètres du modèle (K_2, H_1, H_2). En d'autres termes, le système à commander n'est pas invariant. Le schéma fonctionnel de cette boucle de régulation est représenté sur la figure 6. La tension (S) sur le bus continu est mesurée par un capteur de tension à effet Hall LV25-P (**document technique 3**). Le schéma structurel du conditionneur de signal associé au capteur est représenté sur le **document annexe 1d**.

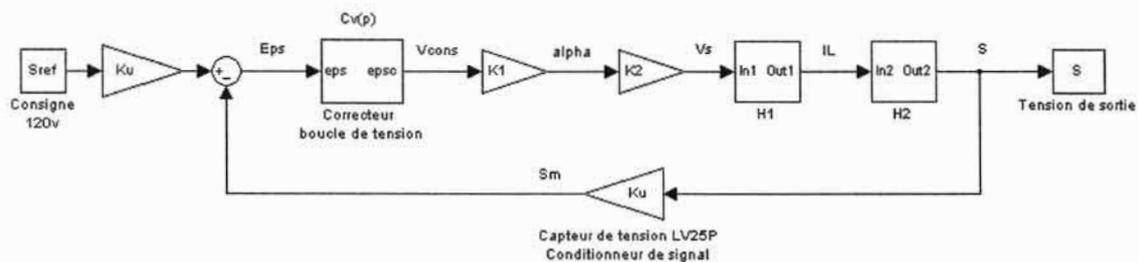


Figure 6 : Régulation de la tension sur le bus continu (mode tension)

Remarques :

- « p » représente la variable de la transformée de Laplace.
- Au point de fonctionnement choisi, la charge (R_{ch}) est supposée résistive et égale à 24 Ω .
- T_e est la période d'échantillonnage ($T_e=20\mu s$).
- « z » représente la variable de la transformée en z ($z = e^{p \cdot T_e}$).
- La résolution des convertisseurs numérique-analogique et analogique-numérique mis en œuvre est supposée infinie (10 bits dans la réalité). Ainsi, l'effet de la quantification sera négligé.
- Le dimensionnement des composants du conditionneur de signal (**document annexe 1d**) associé au capteur de tension LV25-P est réalisé de manière à obtenir en sortie une tension (S_m) égale à 5V lorsque la tension sur le bus continu (S) est égale à 240V.

Q.D1.1 : En étudiant le capteur de tension à effet Hall LV25-P (**document technique 3**), déterminer la valeur et la puissance de la résistance R_{HT} à monter dans le circuit primaire du capteur (le courant dans le circuit primaire doit être égal à 10mA pour obtenir une précision de 0.8%).

Q.D1.2 : Calculer la valeur de la tension U_m lorsque la tension sur le bus continu (S) est égale à 240V.

Q.D1.3 : Calculer la fonction de transfert $\frac{S_m(p)}{U_m(p)}$ du montage connecté à la sortie du capteur de

tension à effet Hall LV25-P. On exprimera le résultat sous la forme : $\frac{S_m(p)}{U_m(p)} = \frac{K_{mu}}{1 + \tau_{mu} \cdot p}$ en

donnant l'expression littérale et la valeur numérique des paramètres K_{mu} et τ_{mu} (la résistance ajustable R_{V1} est réglée à 10K Ω).

Remarque : la constante de temps τ_{mu} sera négligée pour la suite du problème.

Q.D1.4 : En utilisant les résultats précédents, déterminer la valeur (en mV/V) du gain statique K_u (figure 6) correspondant à l'ensemble capteur-conditionneur.

Q.D1.5 : Calculer la fonction de transfert en boucle ouverte $G_1(p) = \frac{Sm(p)}{V_{CONS}(p)}$. Ecrire le résultat

sous la forme d'une fonction de transfert canonique du second ordre du type $G_1(p) = \frac{Sm(p)}{V_{CONS}(p)} = \frac{K_{O1}}{1 + \frac{2.m_{O1}}{\omega_{O1}}.p + \frac{1}{\omega_{O1}^2}.p^2}$ (vous donnerez l'expression littérale et la valeur

numérique du gain statique K_{O1} , de la fréquence propre non amortie f_{O1} ($\omega_{O1}/2\pi$) et du coefficient d'amortissement m_{O1}).

Q.D1.6 : Représenter sur le **document réponse 2**, le diagramme de Bode asymptotique de la fonction de transfert en boucle ouverte $G_1(p)$ en fonction de la fréquence (indiquer les valeurs remarquables : pente,...).

On utilise un correcteur PI (Proportionnel Intégral) mixte de la forme $Cv(p) = K_V \cdot \frac{1 + \tau_V \cdot p}{\tau_V \cdot p}$.

Q.D1.7 : Quelle valeur doit-on donner à la constante de temps τ_V du correcteur $Cv(p)$ de sorte que ce dernier présente une phase de -45° à la pulsation ω_{O1} ? Par un raisonnement simple, déterminer la valeur à donner au paramètre K_V du correcteur $Cv(p)$ pour que la fonction de transfert en boucle ouverte du système corrigé ait une marge de phase de 45° .

Q.D1.8 : Représenter sur le **document réponse 2**, le diagramme de Bode asymptotique du correcteur $Cv(p)$ en fonction de la fréquence (indiquer les valeurs remarquables : pente,...).

Q.D1.9 : Calculer la fonction de transfert en boucle fermée du système corrigé $F_1(p) = \frac{S(p)}{S_{REF}(p)}$.

Ecrire le résultat sous la forme d'une fonction de transfert du type $F_1(p) = \frac{K_{F1}}{1 + \frac{2.m_{F1}}{\omega_{F1}}.p + \frac{1}{\omega_{F1}^2}.p^2}$

avec $K_{F1}=1$, $\omega_{F1} = \frac{\sqrt{K_V \cdot K_{O1}}}{\tau_V}$ et $m_{F1} = \frac{1}{2 \cdot \sqrt{K_V \cdot K_{O1}}}$ (vous donnerez la valeur numérique de la fréquence propre non amortie f_{F1} ($\omega_{F1}/2\pi$) et du coefficient d'amortissement m_{F1}).

Q.D1.10 : Pour évaluer les performances statiques et dynamiques du système en boucle fermée, on superpose à l'entrée de consigne un échelon de faible amplitude $S_{REF}(p) = \frac{5}{p}$.

- Calculer l'erreur (Eps) statique. Le résultat dépend-il des fluctuations de la source (V_G) et de la charge (Rch) ? Pourquoi ?
- En utilisant les abaques (**document annexe 2**), déterminer le temps de réponse à 5% et la valeur (en %) du premier dépassement (D_1).

De nos jours, la réalisation pratique des correcteurs est le plus souvent confiée à un calculateur numérique (microprocesseur) qui effectue, sur les échantillons successifs de l'erreur, des opérations algébriques linéaires correspondant à la fonction de transfert échantillonnée (transformée en « z ») du correcteur. Le schéma fonctionnel de la boucle de régulation numérique est représenté sur la figure 7. La réalisation concrète du correcteur n'est donc plus matérielle mais logicielle ce qui rend ce dernier portable et aisément modifiable. Les seules contraintes sont la période d'échantillonnage et la puissance de calcul du microprocesseur car ce dernier doit pouvoir exécuter dans un temps imparti (interruption temps réel déclenchée toutes les périodes d'échantillonnage) un traitement parfois complexe. Les microprocesseurs dédiés au traitement numérique du signal (DSP: Digital Signal Processor) offrent aux ingénieurs automaticiens la puissance de calcul nécessaire à la mise en oeuvre d'algorithmes de régulation évolués. Ces microprocesseurs à architecture Harvard (Texas Instruments...etc) se caractérisent par une vitesse de calcul remarquable (temps de cycle des instructions) et par le fait qu'ils disposent d'un opérateur de multiplication « hardware » (ni codé ni micro-codé, mais câblé), rendant la multiplication de deux nombres (un coefficient et la valeur d'un signal numérique) aussi rapide que n'importe quelle autre instruction de base. Le calculateur utilisé dans le cadre de notre application est le microcontrôleur dsPIC30F6010A (Microchip) intégré sur la carte d'évaluation dsPICdem1.1 (figure 8). Les méthodes de synthèse des correcteurs numériques sont nombreuses. Nous avons choisi d'étudier l'une des plus utilisées, la correction par transposition.

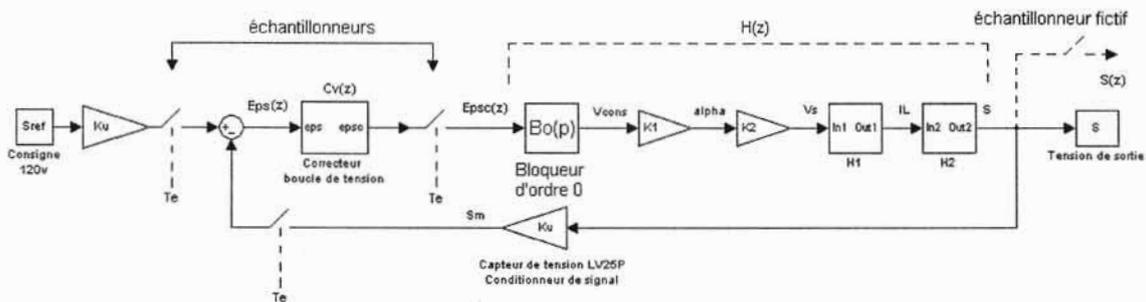


Figure 7 : Régulation de la tension sur le bus continu (mode tension) avec correcteur numérique

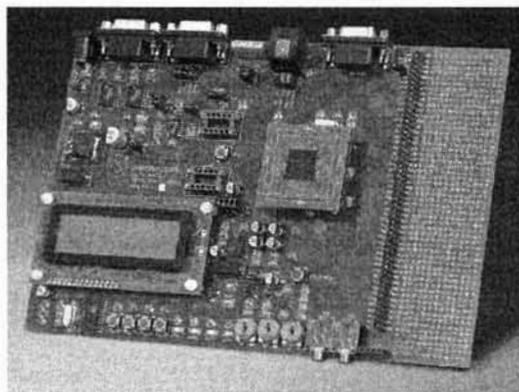


Figure 8 : La carte d'évaluation dsPICdem1.1 de MICROCHIP

Le principe consiste à transposer le correcteur analogique (en « p ») en un correcteur numérique équivalent (en « z »). Pour cela, on procède à un changement de variable en remplaçant dans l'expression du correcteur analogique, la variable « p » par une expression équivalente calculée en fonction de la variable « z ».

La figure 9 montre l'évolution en fonction du temps d'un signal $y(t)$ quelconque.

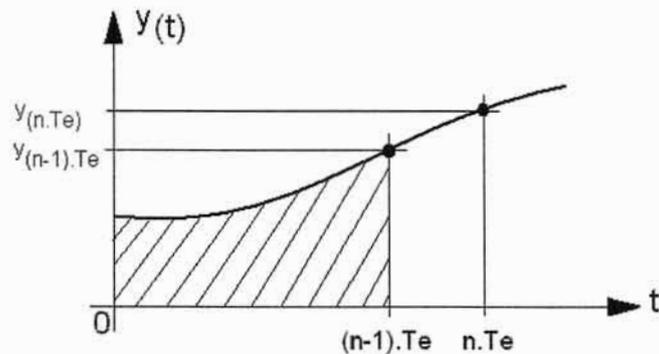


Figure 9 : Transformation bilinéaire - équivalence de l'intégration

Q.D1.11 : Montrer, en calculant l'approximation de l'intégrale de $y(t)$ par la méthode du trapèze (transformation bilinéaire), que l'équivalence de la variable « p » peut s'écrire :

$$p \Leftrightarrow \frac{2.(1-Z^{-1})}{(1+Z^{-1}).T_e} \quad T_e \text{ est la période d'échantillonnage.}$$

Q.D1.12 : En utilisant l'équivalence calculée à la question précédente (transformation bilinéaire), déterminer l'expression littérale du correcteur PI numérique $C_v(z)$ à partir de l'expression du correcteur PI analogique $C_v(p)$. Faire l'application numérique.

Q.D1.13 : Montrer que l'équation de récurrence à programmer (en langage C) dans le microcontrôleur dsPIC30F6010A (Microchip) peut s'écrire sous la forme :

$$E_{psc}(n) = E_{psc}(n-1) + A.E_{ps}(n) + B.E_{ps}(n-1) \text{ avec } A = \frac{K_v \cdot T_e}{2 \cdot \tau_v} + K_v \text{ et } B = \frac{K_v \cdot T_e}{2 \cdot \tau_v} - K_v$$

Q.D1.14 : Décrire la fonction assurée par le bloqueur d'ordre 0.

Q.D1.15 : Montrer que l'expression de la fonction de transfert $Bo(p)$ du bloqueur d'ordre 0 peut s'écrire : $Bo(p) = \frac{1 - e^{-T_e p}}{p}$

Q.D1.16 : Le système à commander, vu du microcontrôleur dsPIC30F6010A, est le système échantillonné de fonction de transfert $H(z) = \frac{S(z)}{E_{psc}(z)} = Z[Bo(p).K_1.K_2.H_1(p).H_2(p)]$. En utilisant la table des transformées en z (**document annexe 3**), montrer que la fonction de transfert échantillonnée $H(z)$ peut s'écrire sous la forme :

$$H(z) = \frac{S(z)}{E_{psc}(z)} = 0,2256 \cdot \frac{z + 0.9361}{(z - 0.9044)^2}$$

Remarque : ne pas trop arrondir les résultats numériques (conserver 4 chiffres après la virgule).

Q.D1.17 : Pour évaluer la précision du système en boucle fermée, on superpose à l'entrée de consigne un échelon de faible amplitude $S_{REF}(z) = \frac{5.z}{z-1}$.

Calculer l'erreur (Eps) statique. Le résultat dépend-il des fluctuations de la source (V_G) et de la charge (Rch) ? Pourquoi ?

Q.D1.18 : Les réponses indicielles (tension sur le bus continu) du système continu et du système échantillonné sont représentées sur la figure 10. Relever dans chaque cas, le temps de réponse à 5% et la valeur (en %) du premier dépassement (D1). Comparer ces relevés aux résultats obtenus à la question Q.D1.10 et justifier les écarts.

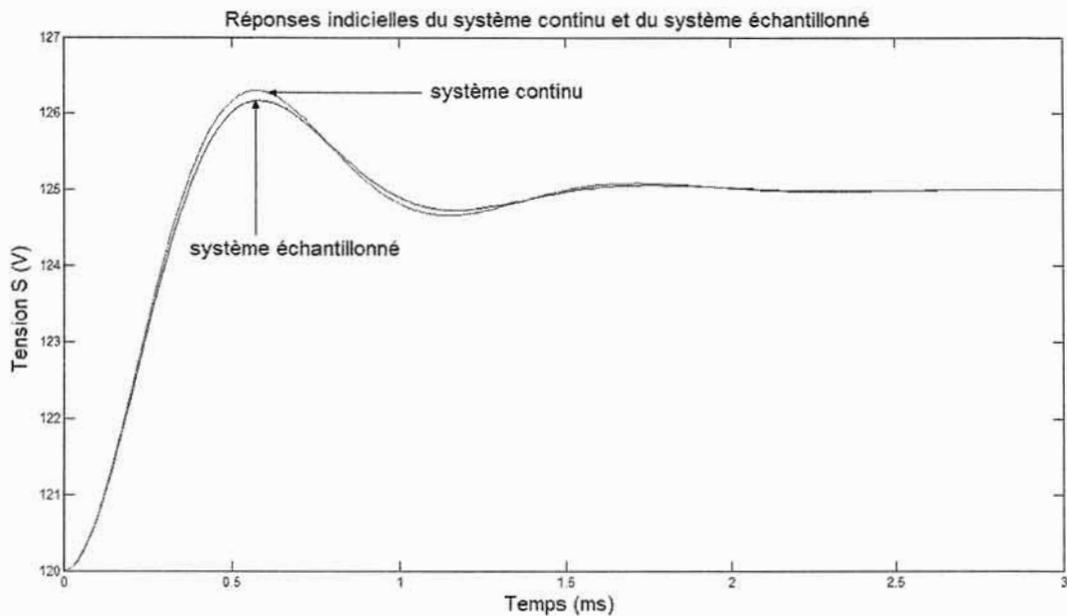


Figure 10 : Réponses indicielles du système continu et du système échantillonné

D.2 : Commande d'un seul convertisseur statique « ZVS Full Bridge » en mode courant

Dans le but de pouvoir commander ultérieurement le courant délivré par chaque source, une boucle de courant interne a été ajoutée. Le schéma fonctionnel de la régulation de tension sur le bus continu (régulation cascade) est représenté sur la figure 11. La tension de référence (Sref) est fixée à 120V pour les essais en laboratoire. Le courant dans l'inductance L (I_L) est mesuré par un capteur de courant à effet Hall LA55-P (**document technique 4**). Le schéma structurel du conditionneur de signal associé au capteur est représenté sur le **document annexe 1e**.

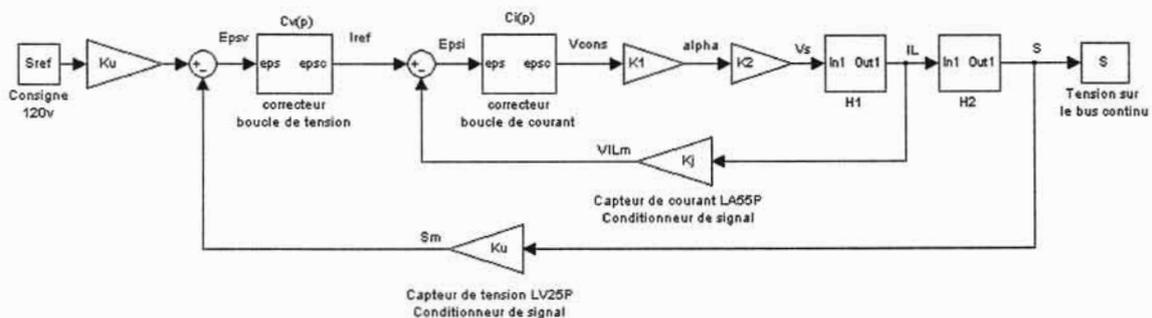


Figure 11 : Régulation de la tension sur le bus continu (mode courant)

Remarques :

- « p » représente la variable de la transformée de Laplace.
- Au point de fonctionnement choisi, la charge (Rch) est supposée résistive et égale à 24 Ω.
- Le dimensionnement des composants du conditionneur de signal (**document annexe 1e**) associé au capteur de courant LA-55P est réalisé de manière à obtenir en sortie une tension (V_{ILM}) égale à 5V lorsque le courant dans l'inductance L (I_L) est égal à 5A.

Q.D2.1 : En étudiant le capteur de courant à effet Hall LA55-P (**document technique 4**), déterminer le nombre de spires à réaliser autour du capteur pour obtenir une sensibilité ($s=V_m/I_L$) de 1V/2A ?

Q.D2.2 : Calculer la valeur de la tension V_m lorsque le courant dans l'inductance L (I_L) est égal à 2.5A.

Q.D2.3 : Calculer la fonction de transfert ($\frac{V_{IL}m(p)}{V_m(p)}$) du montage connecté à la sortie du capteur

de courant à effet Hall LA55-P. On exprimera le résultat sous la forme : $\frac{V_{IL}m(p)}{V_m(p)} = \frac{K_{mi}}{1 + \tau_{mi} \cdot p}$ en

donnant l'expression littérale et la valeur numérique des paramètres K_{mi} et τ_{mi} (la résistance ajustable R_{V2} est réglée à 10KΩ).

Remarque : la constante de temps τ_{mi} sera négligée pour la suite du problème.

Q.D2.4 : En utilisant les résultats précédents, déterminer la valeur (en V/A) du gain statique K_j (figure 11) correspondant à l'ensemble capteur-conditionneur.

Q.D2.5 : Calculer la fonction de transfert en boucle ouverte $G_2(p) = \frac{V_{IL}m(p)}{V_{CONS}(p)}$. Ecrire le résultat

sous la forme d'une fonction de transfert du type $G_2(p) = \frac{V_{IL}m(p)}{V_{CONS}(p)} = \frac{K_{O2} \cdot (1 + \tau_2 \cdot p)}{1 + \frac{2 \cdot m_{O2}}{\omega_{O2}} p + \frac{1}{\omega_{O2}^2} p^2}$

(vous donnerez l'expression littérale et la valeur numérique du gain statique K_{O2} , de la constante de temps τ_2 , de la fréquence propre non amortie f_{O2} ($\omega_{O2}/2\pi$) et du coefficient d'amortissement m_{O2}).

Le correcteur proposé pour la boucle de courant interne est de la forme $C_i(p) = K_i \cdot \frac{1 + \tau_1 \cdot p}{\tau_1 \cdot p \cdot (1 + \tau_1 \cdot p)}$. La constante de temps τ_1 est choisie de manière à compenser le zéro

($\tau_1 = \tau_2$) de la fonction de transfert en boucle ouverte $G_2(p)$.

Q.D2.6 : Représenter sur le **document réponse 3**, le diagramme de Bode asymptotique de la fonction de transfert en boucle ouverte $G_2(p)$ compensée ($\tau_1 = \tau_2$) par le correcteur $C_i(p)$ en fonction de la fréquence (indiquer les valeurs remarquables : pente,...).

Q.D2.7 : Quelle valeur doit-on donner à la constante de temps τ_i du correcteur $C_i(p)$ de sorte que ce dernier présente une phase de -45° à la pulsation ω_{02} ? Par un raisonnement simple, déterminer la valeur à donner au paramètre K_i du correcteur $C_i(p)$ pour que la fonction de transfert en boucle ouverte du système corrigé ait une marge de phase de 45° .

Q.D2.8 : Représenter sur le **document réponse 3**, le diagramme de Bode asymptotique du correcteur $C_i(p)$ en fonction de la fréquence (indiquer les valeurs remarquables : pente,...).

Q.D2.9 : **A partir des résultats obtenus à la question Q.D1.9**, montrer (sans refaire l'intégralité du calcul) que la fonction de transfert en boucle fermée du système corrigé peut

s'écrire sous la forme $F_2(p) = \frac{I_L(p)}{I_{REF}(p)} = \frac{K_{F2}}{1 + \frac{2.m_{F2}}{\omega_{F2}}p + \frac{1}{\omega_{F2}^2}p^2}$ avec $K_{F2}=1/K_J$, $\omega_{F2} = \frac{\sqrt{K_i.K_{O2}}}{\tau_i}$ et

$m_{F2} = \frac{1}{2.\sqrt{K_i.K_{O2}}}$ (vous donnerez la valeur numérique du gain statique K_{F2} , de la fréquence propre non amortie $f_{F2} (\omega_{F2}/2\pi)$ et du coefficient d'amortissement m_{F2}).

Q.D2.10 : Pour évaluer les performances statiques et dynamiques du système en boucle fermée, on superpose à l'entrée de consigne un échelon de faible amplitude $I_{REF}(p) = \frac{0,5}{p}$.

- Calculer l'erreur (Epsi) statique. Le résultat dépend-il des fluctuations de la source (V_G) et de la charge (Rch) ? Pourquoi ?
- En utilisant les abaques (**document annexe 2**), déterminer le temps de réponse à 5% et la valeur (en %) du premier dépassement (D_1).

Q.D2.11 : Calculer la fonction de transfert en boucle ouverte $G_3(p) = \frac{Sm(p)}{I_{REF}(p)}$. Ecrire le résultat

sous la forme d'une fonction de transfert du type $G_3(p) = \frac{Sm(p)}{I_{REF}(p)} = \frac{K_{O3}}{(1 + \frac{2.m_{F2}}{\omega_{F2}}p + \frac{1}{\omega_{F2}^2}p^2).(1 + \tau_3.p)}$ (vous donnerez l'expression littérale et la

valeur numérique du gain statique K_{O3} et de la constante de temps τ_3).

On utilise pour la boucle de tension externe, un correcteur PID (Proportionnel Intégral Dérivé) mixte de la forme $C_V(p) = Kp.(1 + \frac{1}{Ti.p} + Td.p)$.

Q.D2.12 : Décrire brièvement l'effet des trois actions (P,I,D) du correcteur.

Q.D2.13 : Déterminer l'expression littérale des constantes de temps (Ti , Td) du correcteur $C_V(p)$ de manière à compenser les pôles (liés à m_{F2} et ω_{F2}) de la fonction de transfert $G_3(p)$. Faire l'application numérique.

Q.D2.14 : Calculer la fonction de transfert en boucle fermée du système corrigé

$F_3(p) = \frac{S(p)}{S_{REF}(p)}$. Ecrire le résultat sous la forme d'une fonction de transfert du type

$$F_3(p) = \frac{S(p)}{S_{REF}(p)} = \frac{K_{F3}}{1 + \frac{2.m_{F3}}{\omega_{F3}}p + \frac{1}{\omega_{F3}^2}p^2} \quad (\text{vous donnerez l'expression littérale du gain statique } K_{F3}, \text{ de la fréquence propre non amortie } f_{F3} (\omega_{F3}/2\pi) \text{ et du coefficient d'amortissement } m_{F3}).$$

K_{F3} , de la fréquence propre non amortie f_{F3} ($\omega_{F3}/2\pi$) et du coefficient d'amortissement m_{F3}).

Q.D2.15 : Déterminer l'expression littérale puis la valeur numérique à donner au gain K_p du correcteur $C_V(p)$ de manière à obtenir un coefficient d'amortissement m_{F3} égal à 1 (réponse indicielle sans dépassement). En déduire la valeur de la fréquence propre non amortie f_{F3} ($\omega_{F3}/2\pi$).

Q.D2.16 : Pour évaluer les performances statiques et dynamiques du système en boucle fermée, on superpose à l'entrée de consigne un échelon de faible amplitude $S_{REF}(p) = \frac{5}{p}$.

- Calculer l'erreur (Epsv) statique. Le résultat dépend-il des fluctuations de la source (V_G) et de la charge (Rch) ? Pourquoi ?
- En utilisant les abaques (**document annexe 2**), déterminer le temps de réponse à 5%.

D.3 : Commande par retour d'état d'un seul convertisseur statique « ZVS Full Bridge »

La commande par retour d'état (figure 12) consiste à élaborer le vecteur de commande (\underline{U}) appliqué au système à partir de la contribution pondérée (par une matrice de gains M) de chaque composante de son vecteur d'état (\underline{X}) et d'un vecteur de consigne (\underline{E}). En d'autres termes, la commande par retour d'état modifie la matrice d'état du système en boucle ouverte (A) pour la rendre égale à la matrice d'état désirée (A^*) en boucle fermée (placement de pôles).

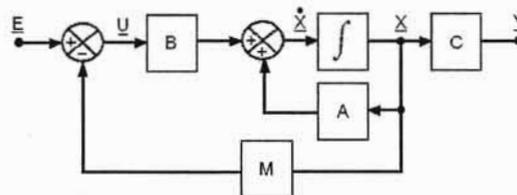


Figure 12 : Commande par retour d'état

On se propose de concevoir une commande par retour d'état pour réguler la tension sur le bus continu (S) et le courant dans l'inductance L (i_L). Le modèle d'état moyen a été déterminé à la question Q.C.8. Il peut s'écrire de la manière suivante :

$$\begin{aligned} \dot{\underline{X}} &= \underline{A} \cdot \underline{X} + \underline{B} \cdot \underline{U} = \begin{bmatrix} -\frac{rp}{L} & -\frac{1}{L} \\ \frac{1}{C} & 0 \end{bmatrix} \cdot \underline{X} + \begin{bmatrix} \frac{K_1, K_2}{L} & 0 \\ 0 & -\frac{1}{C} \end{bmatrix} \cdot \underline{U} \quad \text{avec} \quad \underline{X} = [i_L \quad s]^T \\ \underline{Y} &= \underline{C} \cdot \underline{X} = \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix} \cdot \underline{X} \quad \underline{U} = [V_{CONS} \quad i]^T \\ & \quad \underline{Y} = [i_L \quad s]^T \end{aligned}$$

La mesure des composantes du vecteur d'état (\underline{X}) est réalisée avec les capteurs à effet Hall LA55-P (Kj) et LV25-P (Ku). On souhaite obtenir en boucle fermée un comportement deux fois plus rapide tout en conservant le même amortissement. Par conséquent, la matrice d'état

désirée en boucle fermée est $A^* = \begin{bmatrix} -\frac{2.rp}{L} & -\frac{4}{L} \\ \frac{1}{C} & 0 \end{bmatrix}$. Pour obtenir la matrice d'état A^* , on utilise

une loi de commande par retour d'état du type : $\underline{U} = \underline{E} - M.\underline{X}$

avec $\underline{E} = [K_u.S_{REF} \quad K_j.i]^T$, $M = \begin{bmatrix} K_u.M_1 & K_j.M_2 \\ 0 & 0 \end{bmatrix}$.

Q.D3.1 : Calculer la matrice d'état en boucle fermée (A') en fonction des matrices A , B et M .

Q.D3.2 : Calculer la valeur des coefficients M_1 et M_2 de la matrice de gains M en comparant la matrice d'état en boucle fermée (A') avec la matrice d'état désirée (A^*).

Q.D3.3 : On applique au système le vecteur de consigne : $\underline{E} = [2,5 \quad 1]^T$. Ce vecteur de consigne correspond à une tension de référence (S_{REF}) de 120V et à un courant absorbé par la charge (supposé constant) de 1A. Calculer en régime établi, la valeur de la tension sur le bus continu (S) et du courant dans l'inductance L (I_L). Conclure.

On modifie (figure 13) la loi de commande par retour d'état précédente en introduisant une matrice de gains de pré-compensation (N). Dans ces conditions, la commande \underline{U} appliquée au système est : $\underline{U} = N.\underline{E} - M.\underline{X}$

avec $\underline{E} = [K_u.S_{REF} \quad K_j.i]^T$, $M = \begin{bmatrix} K_u.M_1 & K_j.M_2 \\ 0 & 0 \end{bmatrix}$, $N = \begin{bmatrix} N_1 & 0 \\ 0 & N_2 \end{bmatrix}$.

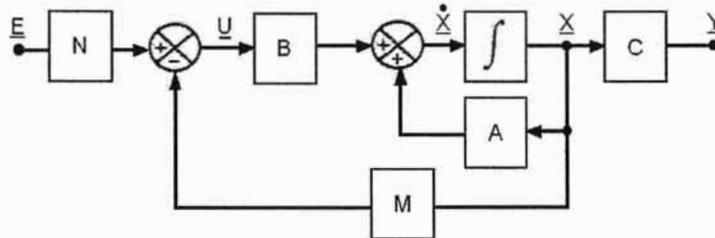


Figure 13 : Commande par retour d'état avec matrice de gains de pré-compensation

Q.D3.4 : On applique au système le vecteur de consigne : $\underline{E} = [2,5 \quad 1]^T$. Calculer la valeur des coefficients N_1 et N_2 de la matrice de gains de pré-compensation pour qu'en régime établi, la tension sur le bus continu (S) soit égale à 120V et que le courant dans l'inductance L (I_L) soit égal à 1A.

Q.D3.5 : Le réglage de la matrice de gains de pré-compensation est-il indépendant du vecteur de consigne ?

Q.D3.6 : Quelle solution préconisez vous pour résoudre définitivement le problème de l'erreur statique ?

PARTIE E
COMMANDE AVEC REPARTITION DE LA CHARGE (« LOAD SHARING »)

On se propose de faire la commande avec répartition de la charge (« load sharing ») de quatre convertisseurs statiques « ZVS Full Bridge » couplés en parallèle sur le bus continu (figure 14). En maintenant la tension constante sur le bus continu (quelles que soient les fluctuations des sources et de la charge), il est possible de régler la puissance délivrée par chaque source (éolienne, photovoltaïque...) en commandant le courant qu'elle débite dans la charge. La régulation est de type cascade et comporte une boucle de régulation de tension globale associée à quatre boucles de régulation de courant locales (voir la partie D2). Le schéma fonctionnel de la régulation de tension sur le bus continu avec répartition de la charge (« load sharing ») est représenté sur la figure 14. Quatre gains réglables entre 0% et 100% (β_1 à β_4) permettent de commander l'intensité du courant (taux de puissance) délivré par chaque source en fonction des conditions environnementales. A chaque instant, le bon fonctionnement de la régulation suppose évidemment que la somme des quatre gains (β_1 à β_4) soit égale à un.

Remarques :

- Il est conseillé de reprendre les résultats de la question Q.D2.10 (aspects statiques).
- « p » représente la variable de la transformée de Laplace.
- Au point de fonctionnement choisi, la charge (R_{ch}) est supposée résistive et égale à 24 Ω .

Q.E.1 : En régime établi, expliquer brièvement à quoi correspond la valeur (E_{PSCV}) en sortie du correcteur PID (boucle de tension).

On applique à l'entrée de consigne, un échelon $S_{REF}(p) = \frac{120}{p}$.

Q.E.2 : Calculer en régime établi, l'expression de la tension (E_{PSCV}) en sortie du correcteur PID (boucle de tension). Exprimer le résultat final en fonction de S_{REF} , R_{ch} , β_1 , β_2 , β_3 et β_4 .

Q.E.3 : Calculer en régime établi, la valeur numérique des courants I_{L1} , I_{L2} , I_{L3} , I_{L4} et des tensions S (bus continu) et E_{PSCV} (sortie du correcteur PID) lorsque la somme des quatre gains est égale à 1 ($\beta_1=0.2$, $\beta_2=0.3$, $\beta_3=0.4$, $\beta_4=0.1$). Justifier votre réponse.

Q.E.4 : Calculer en régime établi, la valeur numérique des courants I_{L1} , I_{L2} , I_{L3} , I_{L4} et des tensions S (bus continu) et E_{PSCV} (sortie du correcteur PID) lorsque la somme des quatre gains est inférieure à 1 ($\beta_1=0.25$, $\beta_2=0.4$, $\beta_3=0$, $\beta_4=0.1$). Justifier votre réponse.

Q.E.5 : Calculer en régime établi, la valeur numérique des courants I_{L1} , I_{L2} , I_{L3} , I_{L4} et des tensions S (bus continu) et E_{PSCV} (sortie du correcteur PID) lorsque la somme des quatre gains est supérieure à 1 ($\beta_1=1$, $\beta_2=0.25$, $\beta_3=0.5$, $\beta_4=0$). Justifier votre réponse.

Pour conclure, la figure 15 montre les résultats expérimentaux obtenus (pour une charge R_{CH} égale à 96 Ω) avec deux convertisseurs statiques « ZVS Full Bridge » couplés en parallèle sur le bus continu pour différentes valeurs (en %) des taux de puissance β_1 et β_2 (les taux de puissance β_3 et β_4 sont nuls).

Q.E.6 : La tension sur le bus continu est-elle affectée par les changements des taux de puissance ?

Q.E.7 : Calculer la puissance fournie à la charge par la source 1 et par la source 2 pour les différentes valeurs des taux de puissance β_1 et β_2 .

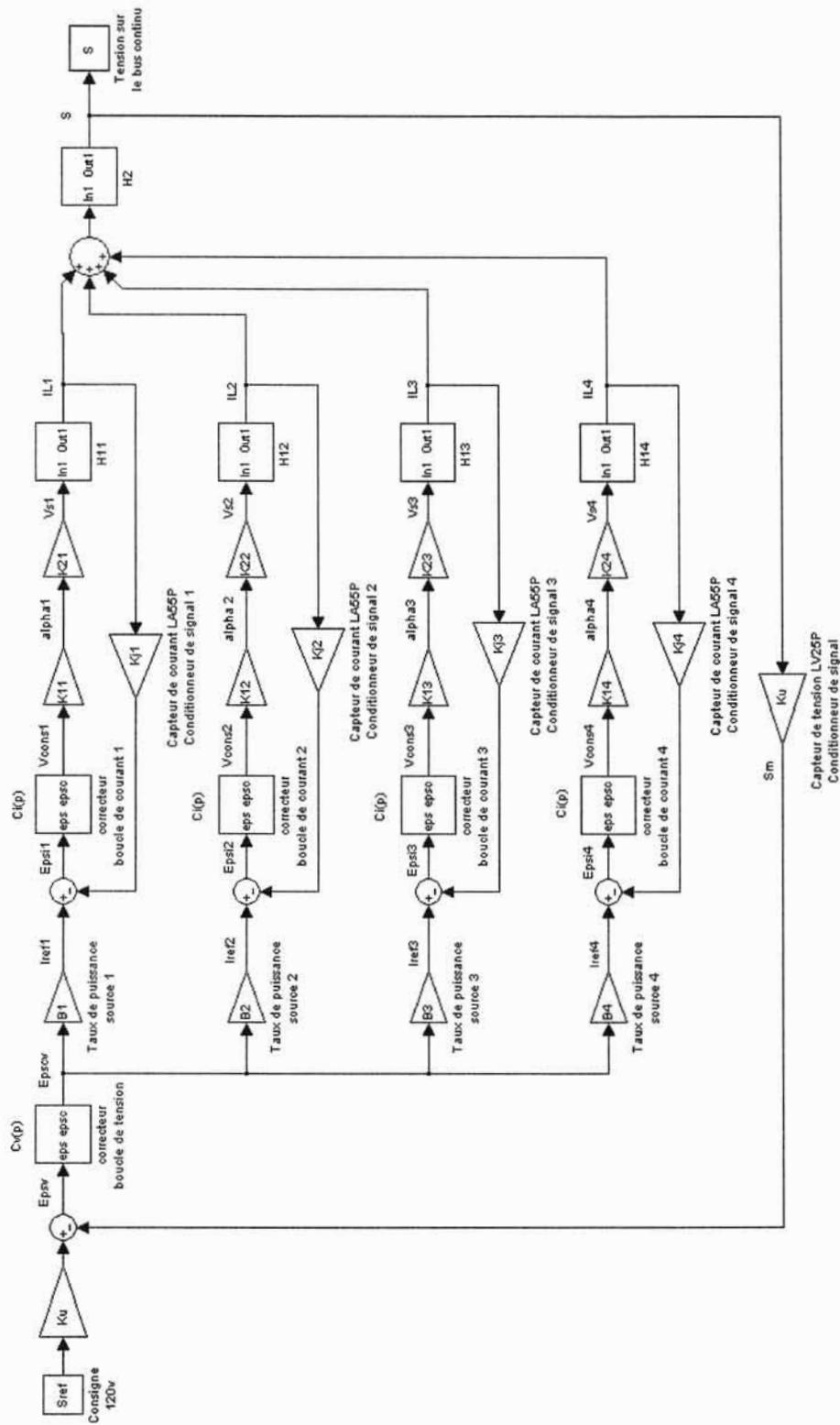


Figure 14 : Régulation de la tension sur le bus continu avec répartition de la charge (« load sharing »)

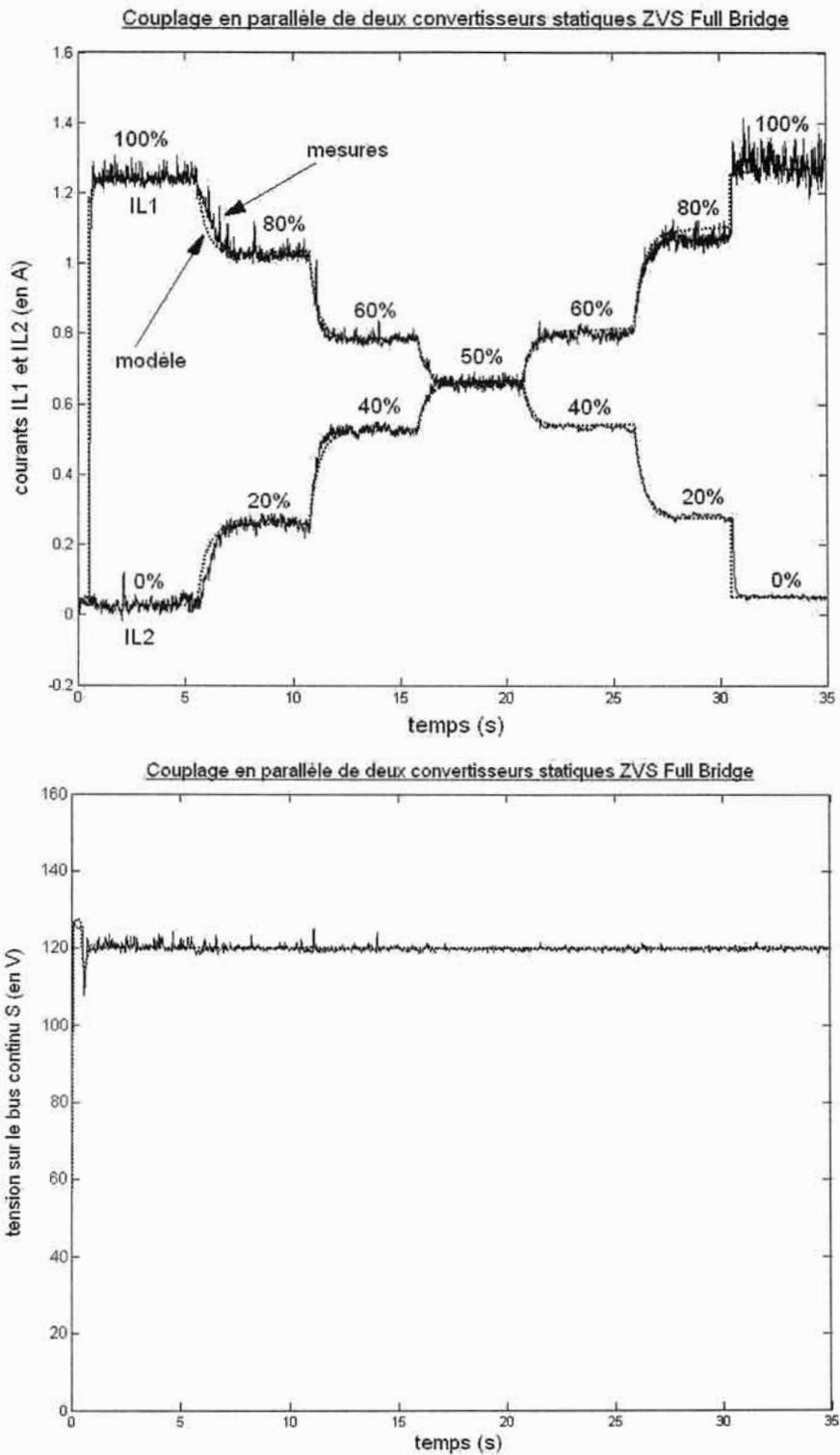
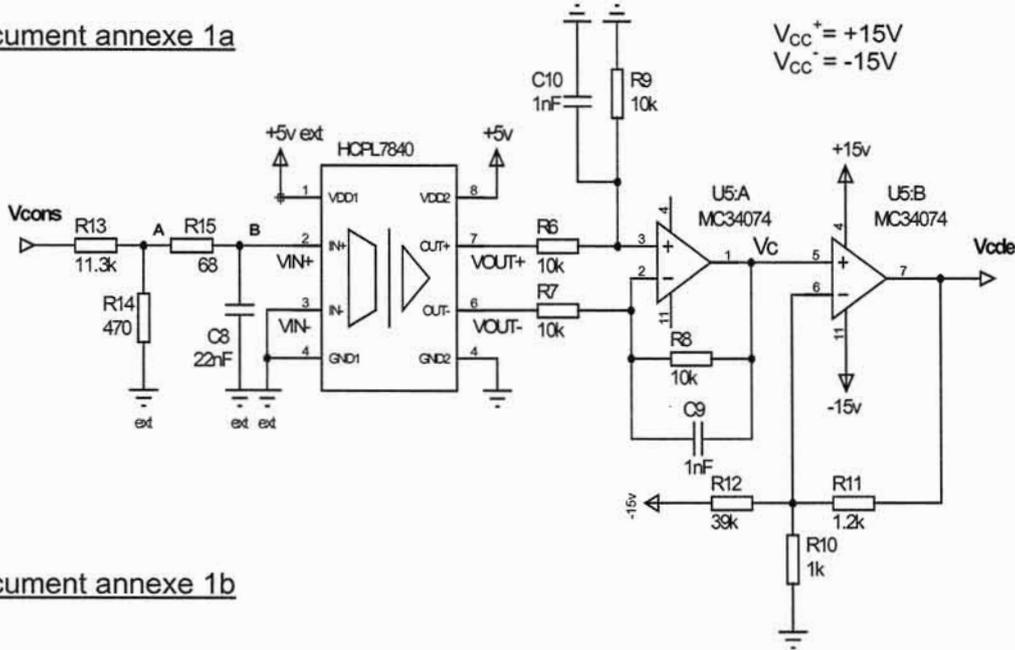


Figure 15 : Résultats expérimentaux (« load sharing »)

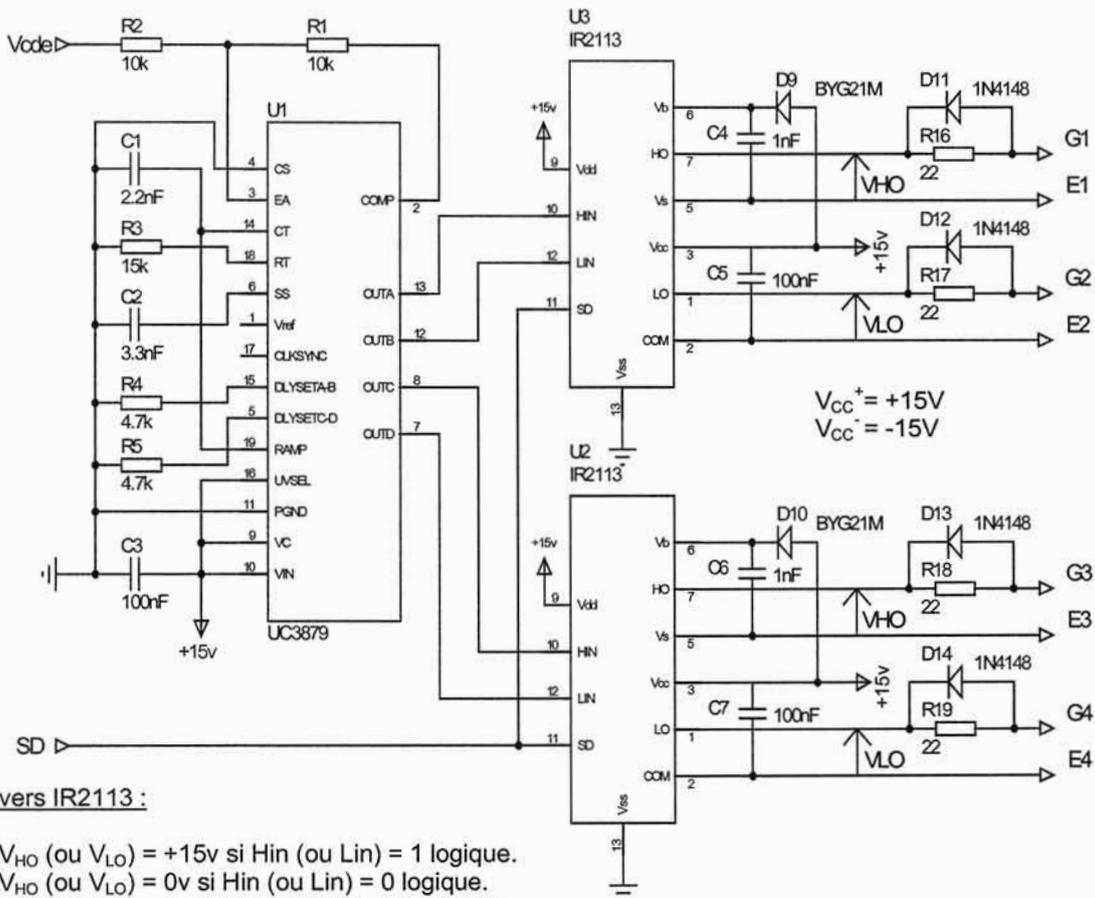
DOCUMENTS ANNEXES

Document Annexe 1

Document annexe 1a

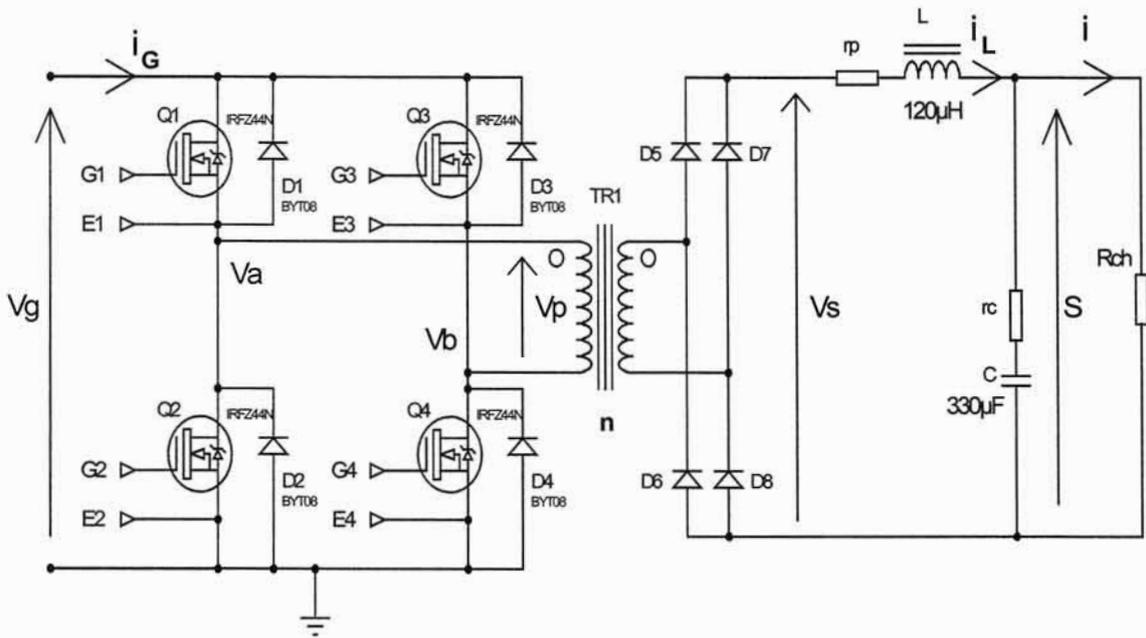


Document annexe 1b

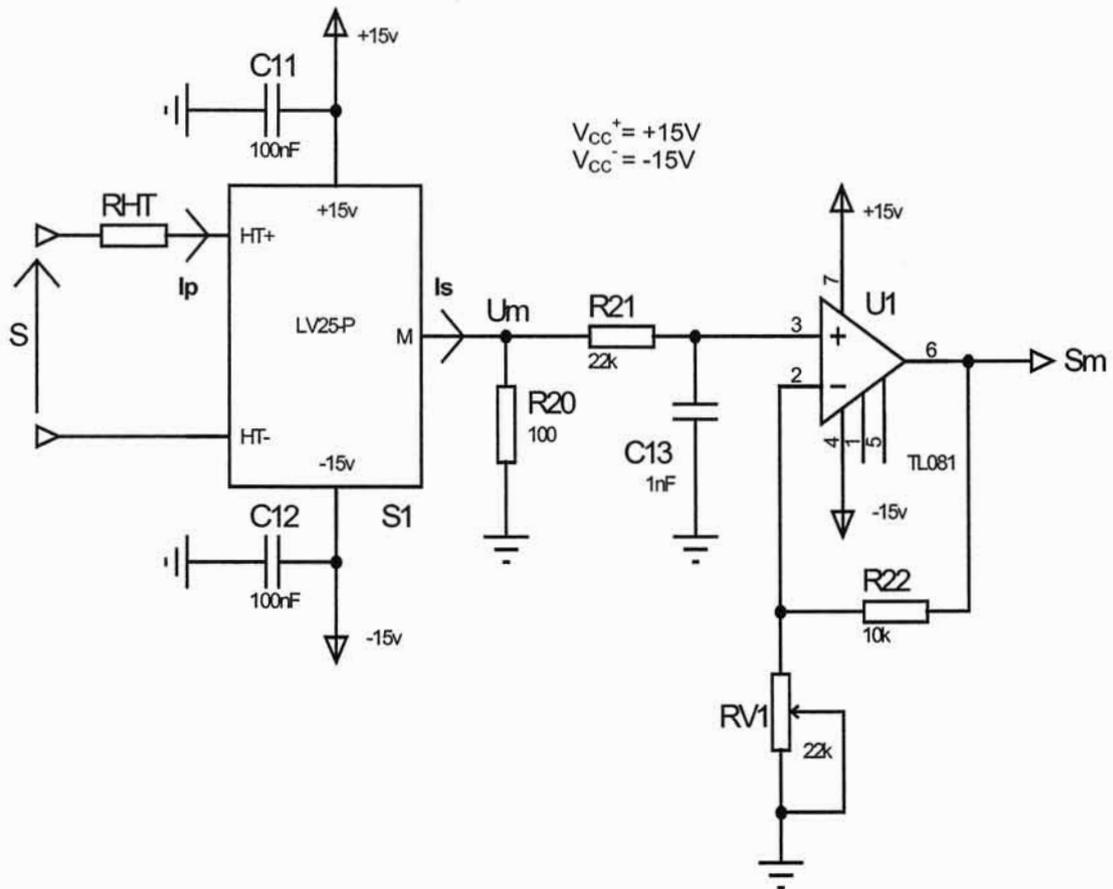


Drivers IR2113 :

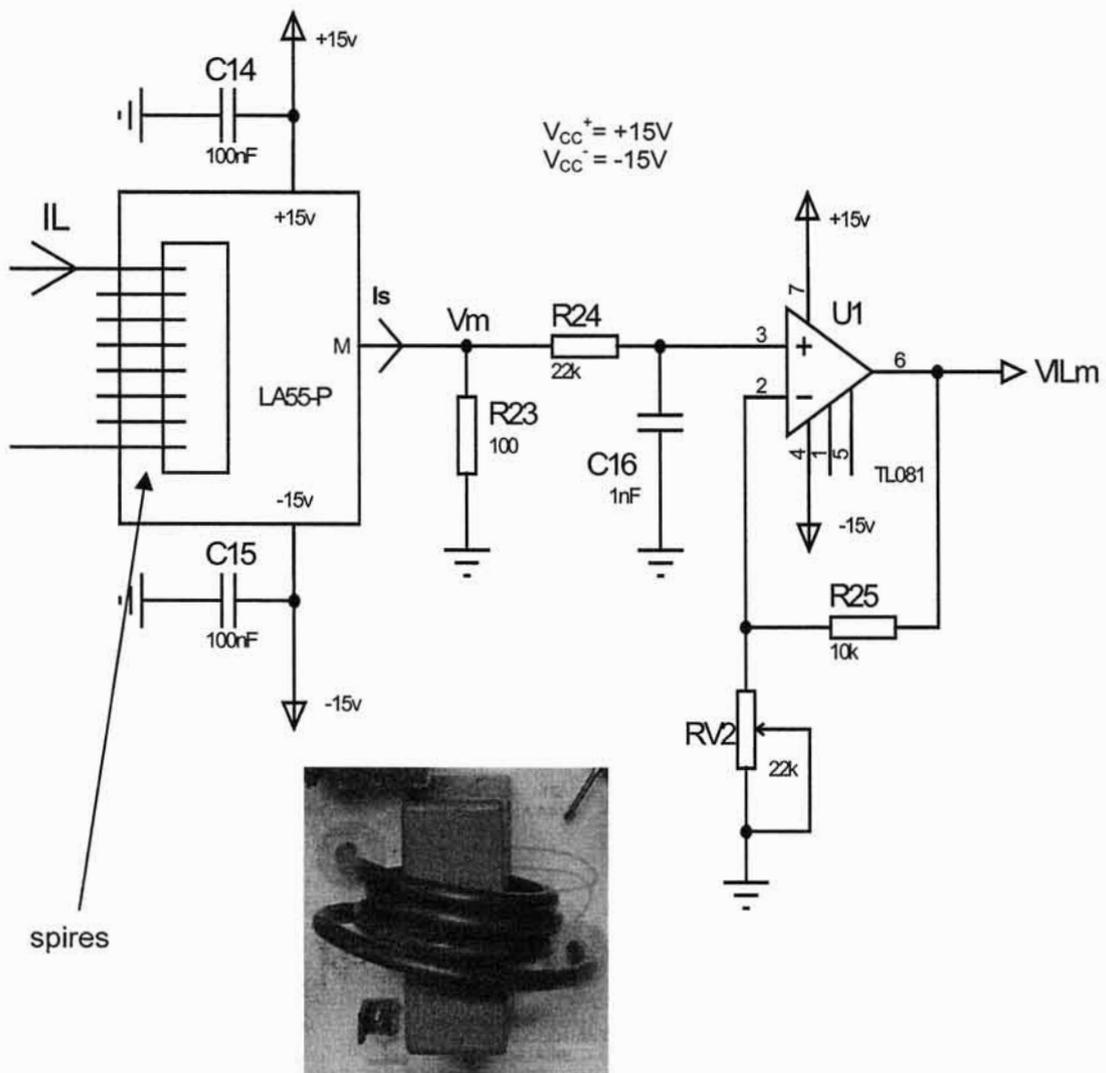
- V_{HO} (ou V_{LO}) = +15v si H_{in} (ou L_{in}) = 1 logique.
- V_{HO} (ou V_{LO}) = 0v si H_{in} (ou L_{in}) = 0 logique.
- L'entrée SD (ShutDown) est supposée inactive.



Document annexe 1c



Document annexe 1d

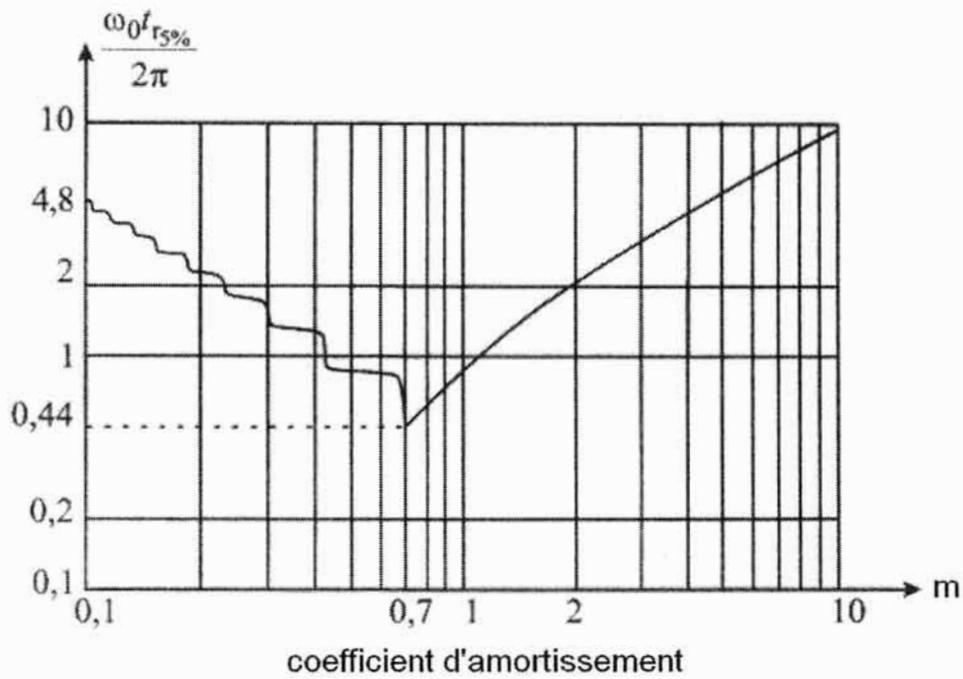
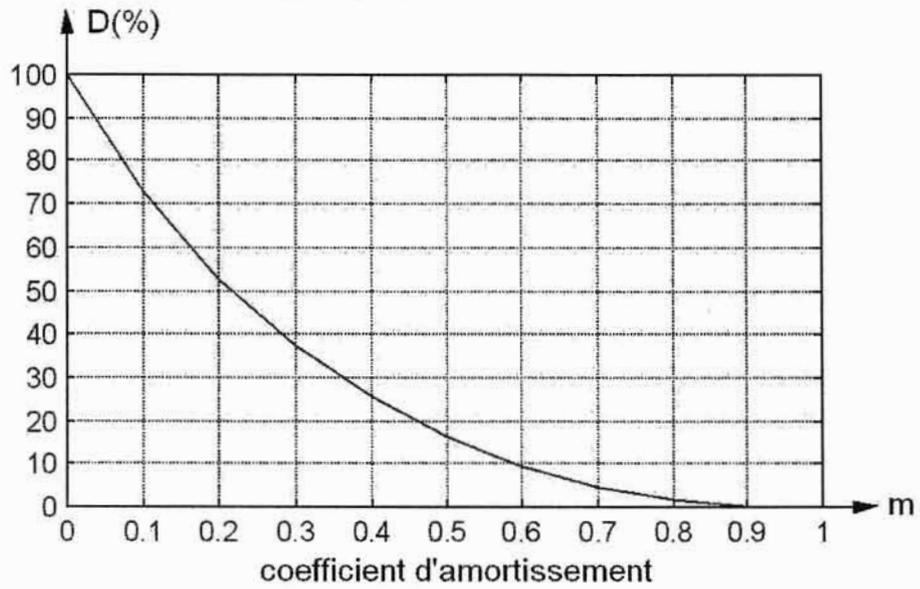


Remarque : Capteur de courant à effet Hall LA55-P ($I_{PN}=50A$)

Dans la notice technique, la valeur de I_{PN} (50A) est donnée pour 1 spire.
Par conséquent : $I_L=50A$ maxi pour 1 spire, $I_L=25A$ maxi pour 2 spires etc....

Document annexe 1e

Document Annexe 2



Temps de réponse à n % ($m < 0.7$)	$tr = \frac{1}{\omega_0 \cdot m} \times \ln\left(\frac{100}{n}\right)$
Dépassement	$D\% = 100 \cdot \exp\left(\frac{\pi \cdot m}{\sqrt{1 - m^2}}\right)$

Abaques donnant le dépassement et le temps de réponse réduit en fonction du coefficient d'amortissement pour un système du second ordre.

TABLE DES TRANSFORMÉES EN Z

Transformées de Laplace F(p)	f(t)	Transformées en Z F(z)
e^{-kTp}	$\delta(t-kT)$	z^{-k}
1	$\delta(t)$	1 ou z^{-0}
$\frac{1}{p}$	$u(t)$	$\frac{z}{z-1}$
$\frac{1}{p^2}$	t	$\frac{Tz}{(z-1)^2}$
$\frac{1}{p^3}$	$\frac{1}{2!} t^2$	$\frac{T^2 z(z+1)}{2(z-1)^3}$
$\frac{1}{p+a}$	e^{-at}	$\frac{z}{z-e^{-aT}}$
$\frac{1}{(p+a)^2}$	te^{-at}	$\frac{Tze^{-aT}}{(z-e^{-aT})^2}$
$\frac{1}{(p+a)^3}$	$\frac{t^2}{2} e^{-at}$	$\frac{T^2 e^{-aT} z}{2(z-e^{-aT})^2} + \frac{T^2 e^{-2aT} z}{(z-e^{-aT})^3}$
$\frac{a}{p(p+a)}$	$1-e^{-at}$	$\frac{(1-e^{-aT})z}{(z-1)(z-e^{-aT})}$
$\frac{a}{p^2(p+a)}$	$t - \frac{1-e^{-at}}{a}$	$\frac{Tz}{(z-1)^2} - \frac{(1-e^{-aT})z}{a(z-1)(z-e^{-aT})}$
$\frac{a}{p^3(p+a)}$	$\frac{1}{2!} (t^2 - \frac{2}{a}t + \frac{2}{a^2} - \frac{2}{a^2}e^{-at})$	$\frac{T^2 z}{(z-1)^3} + \frac{(aT-2)Tz}{2a(z-1)^2} + \frac{z}{a^2(z-1)} - \frac{z}{a^2(z-e^{-aT})}$
$\frac{\omega_0}{p^2 + \omega_0^2}$	$\sin \omega_0 t$	$\frac{z \sin \omega_0 T}{z^2 - 2z \cos \omega_0 T + 1}$
$\frac{p}{p^2 + \omega_0^2}$	$\cos \omega_0 t$	$\frac{z(z - \cos \omega_0 T)}{z^2 - 2z \cos \omega_0 T + 1}$
$\frac{\omega_0}{p^2 - \omega_0^2}$	$\text{sh } \omega_0 t$	$\frac{z \text{sh } \omega_0 T}{z^2 - 2z \text{ch } \omega_0 T + 1}$
$\frac{p}{p^2 - \omega_0^2}$	$\text{ch } \omega_0 t$	$\frac{z(z - \text{ch } \omega_0 T)}{z^2 - 2z \text{ch } \omega_0 T + 1}$
$\frac{\omega_0^2}{p(p^2 - \omega_0^2)}$	$\text{ch } \omega_0 t - 1$	$\frac{z(z - \text{ch } \omega_0 T)}{z^2 - 2z \text{ch } \omega_0 T + 1} - \frac{z}{z-1}$
$\frac{\omega_0^2}{p(p^2 + \omega_0^2)}$	$1 - \cos \omega_0 t$	$\frac{z}{z-1} - \frac{z(z - \cos \omega_0 T)}{z^2 - 2z \cos \omega_0 T + 1}$
$\frac{a^2}{p(p+a)^2}$	$1 - (1+at)e^{-at}$	$\frac{z}{z-1} - \frac{z}{z-e^{-aT}} - \frac{aTe^{-aT}z}{(z-e^{-aT})^2}$
$\frac{a^2(p+b)}{p(p+a)^2}$	$b - be^{-at} + a(a-b)te^{-at}$	$\frac{bz}{z-1} - \frac{bz}{z-e^{-aT}} + \frac{a(a-b)Te^{-aT}z}{(z-e^{-aT})^2}$

Document Annexe 3

Théorème de la valeur finale :

Transformées de Laplace :

$$\text{Lim } f(t) = \text{Lim } p.F(p)$$

$$t \rightarrow \infty \quad p \rightarrow 0$$

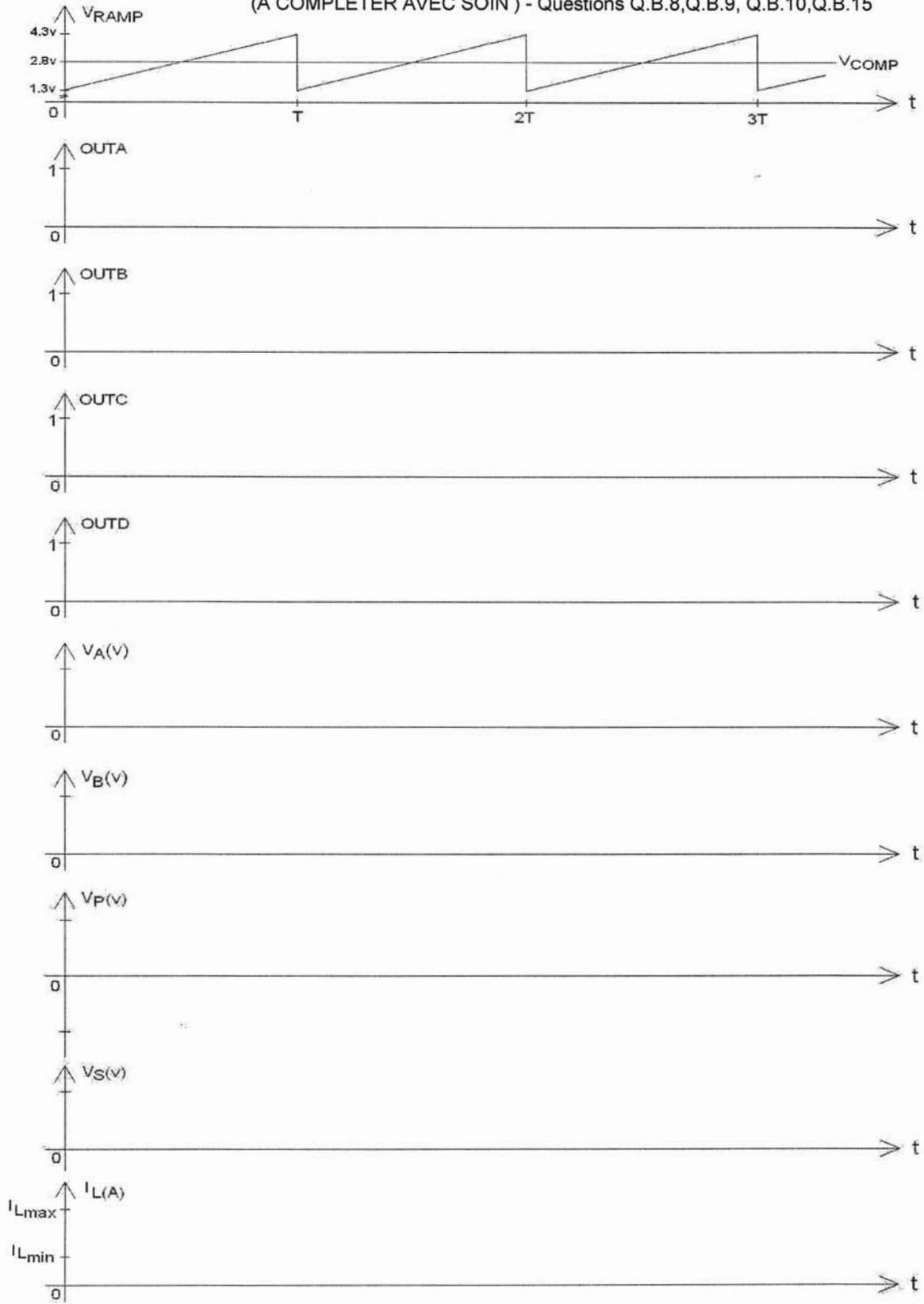
Transformées en Z :

$$\text{Lim } f(n.T) = \text{Lim } [(1-z^{-1}).F(z)]$$

$$n \rightarrow \infty \quad z \rightarrow 1$$

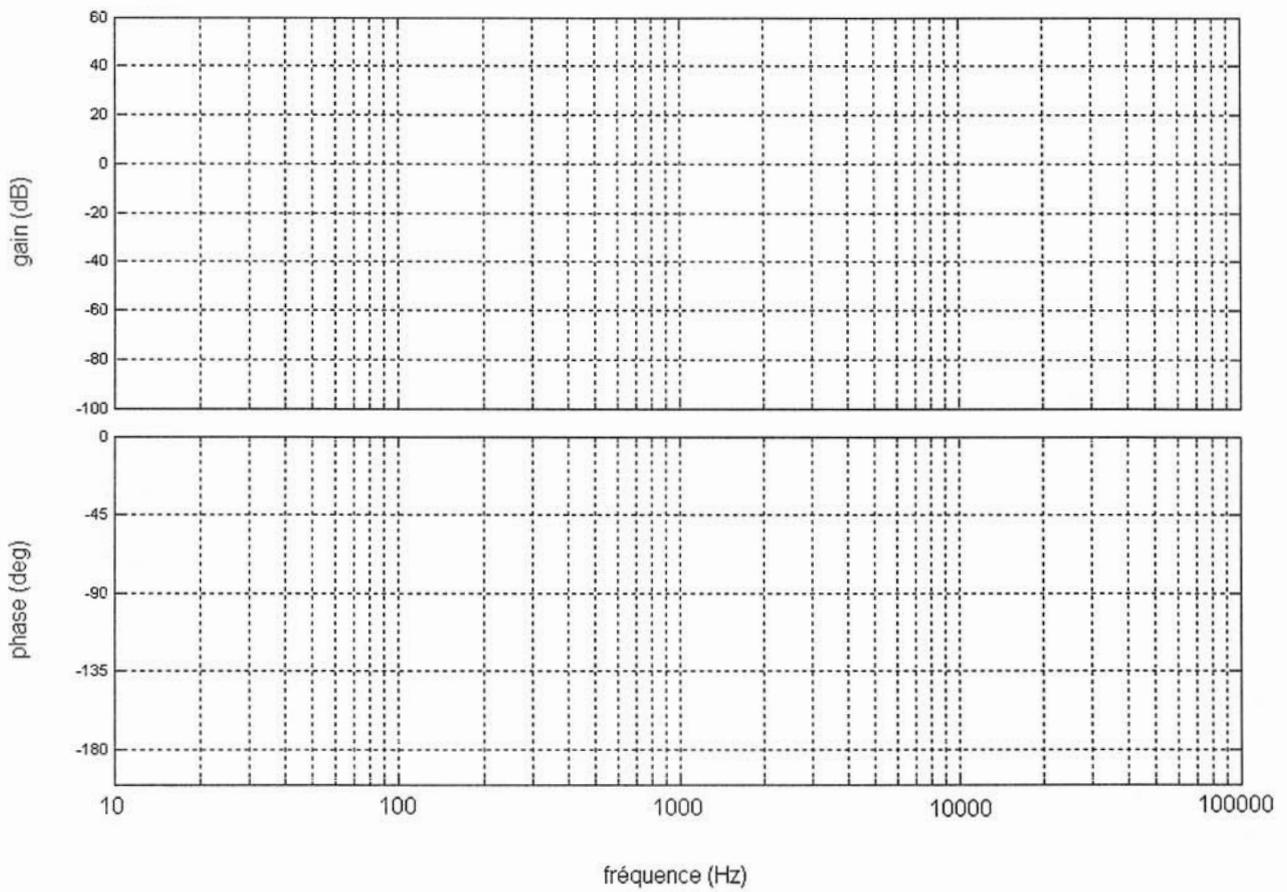
Document réponse 1

(A COMPLÉTER AVEC SOIN) - Questions Q.B.8, Q.B.9, Q.B.10, Q.B.15



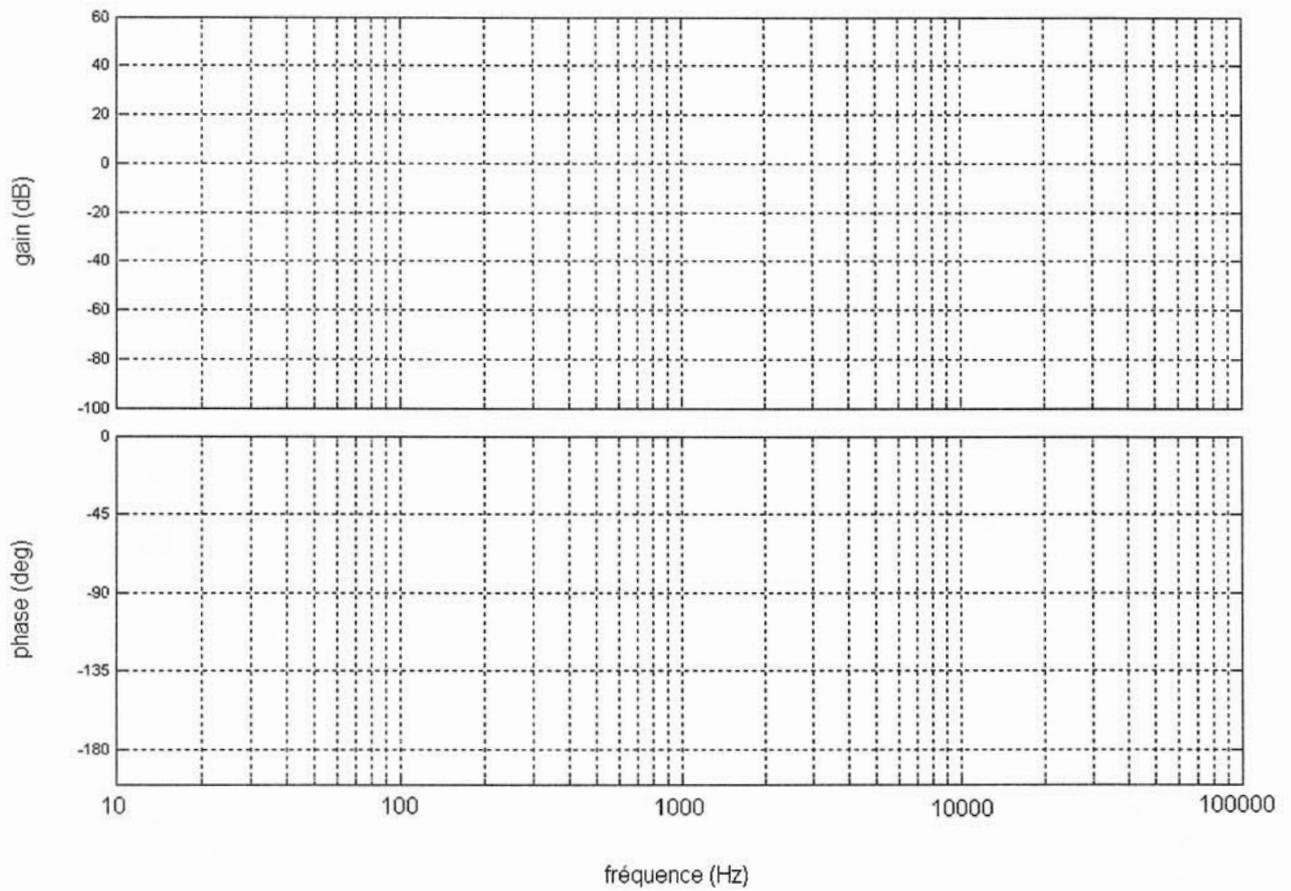
Document réponse 2

A COMPLÉTER AVEC SOIN ET EN UTILISANT DES COULEURS
Questions Q.D1.6, Q.D1.8



Document réponse 3

A COMPLÉTER AVEC SOIN ET EN UTILISANT DES COULEURS
Questions Q.D2.6, Q.D2.8



DOCUMENTS TECHNIQUES

Document technique 1



UC1879
UC2879
UC3879

Phase Shift Resonant Controller

FEATURES

- Programmable Output Turn On Delay; Zero Delay Available
- Compatible with Voltage Mode or Current Mode Topologies
- Practical Operation at Switching Frequencies to 300kHz
- Four 100mA Totem Pole Outputs
- 10MHz Error Amplifier
- Pin Programmable Undervoltage Lockout
- Low Startup Current - 150µA
- Soft Start Control
- Outputs Active Low During UVLO

DESCRIPTION

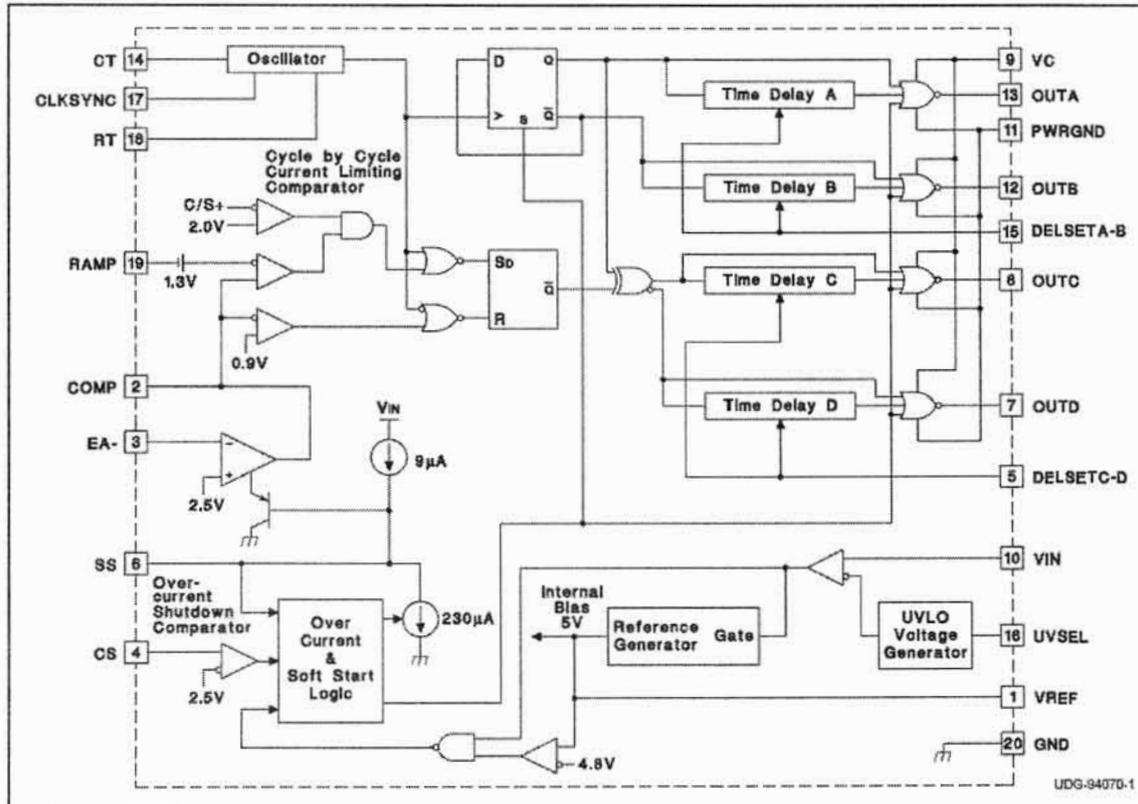
The UC3879 controls a bridge power stage by phase shifting the switching of one half-bridge with respect to the other. This allows constant frequency pulse width modulation in combination with resonant, zero-voltage switching for high efficiency performance. The UC3879 can be configured to provide control in either voltage mode or current mode operation, with overcurrent shutdown for fast fault protection.

Independently programmable time delays provide dead-time at the turn-on of each output stage, allowing time for each resonant switching interval.

With the oscillator capable of operating in excess of 600kHz, overall output switching frequencies to 300kHz are practical. In addition to the standard free running mode, with the CLKSUNC pin, the user may configure the UC3879 to accept an external clock synchronization signal. Alternatively, up to three units can be locked together with the operational frequency determined by the fastest device.

Protective features include an undervoltage lockout and overcurrent protection. Additional features include a 10MHz error amplifier, a 5V precision reference, and soft start. The UC3879 is available in 20 pin N, J, DW, and Q and 28 pin L packages.

BLOCK DIAGRAM



ELECTRICAL CHARACTERISTICS Unless specified; VC = VIN = VUVSEL = 12V, CT = 470pF, RT = 9.53k, RDELSETA-B = RDELSEC-D = 4.8k, CDELSETA-B = CDELSETC-D = 0.01μF, TA = TJ.

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Undervoltage Lockout					
Start Threshold	VUVSEL = VIN	9	10.75	12.5	V
	VUVSEL = Open	12.5	15.25	16.5	V
UVLO Hysteresis	VUVSEL = VIN	1.15	1.75	2.15	V
	VUVSEL = Open	5.2	6	7.4	V
Input Bias, UVSEL Pin	VUVSEL = VIN = 8V		30		μA
Supply Current					
I _{VIN} Startup	VIN = VUVSEL = 8V, VC = 18V, I _{DELSETA-B} = I _{DELSETC-D} = 0		150	600	μA
I _{VC} Startup	VIN = VUVSEL = 8V, VC = 18V, I _{DELSETA-B} = I _{DELSETC-D} = 0		10	100	μA
I _{VIN} Operating	UC3879, UC2879		23	33	mA
	UC1879		23	36	mA
I _{VC} Operating			4	8	mA
Voltage Reference					
Output Voltage	T _J = +25°C	4.92	5	5.08	V
Line Regulation	11V < VIN < 18V		1	10	mV
Load Regulation	I _{VREF} = -10mA		5	20	mV
Total Variation	Line, Load, Temperature	4.875		5.125	V
Short Circuit Current	VREF = 0V, T _J = 25°C		-60	-15	mA
Error Amplifier					
Error Amplifier Input Voltage		2.4	2.5	2.6	V
Input Bias Current			0.6	3	μA
AVOL	1V < V _{COMP} < 4V	60	90		dB
PSRR	11V < VIN < 18V	85	100		dB
Output Sink Current	V _{COMP} = 1V	1	2.5		mA
Output Source Current	V _{COMP} = 4V		-1.3	-0.5	mA
Output Voltage High	I _{COMP} = -0.5mA	4	4.7	5	V
Output Voltage Low	I _{COMP} = 1mA	0	0.5	1	V
Slew Rate	T _A = +25°C	6	11		V/μs
PWM Comparator					
RAMP Offset Voltage	T _J = 25°C, Note 3	1.1	1.25	1.4	V
PWM Phase Shift, T _{DELSETA-B} , T _{DELSETC-D} = 0, Note 1	V _{COMP} > V _{RAMPpeak} + V _{RAMPoffset}	98	99.7	102	%
	V _{COMP} < Zero Phase Shift Voltage	0	0.3	2	%
Output Skew, T _{DELSETA-B} , T _{DELSETC-D} = 0, Note 1	V _{COMP} > V _{RAMPpeak} + V _{RAMPoffset}		10		ns
	V _{COMP} < Zero Phase Shift Voltage		10		ns
Ramp to Output Delay, T _{DELSETA-B} = 0, T _{DELSETC-D} = 0	UC3879, UC2879		115	250	ns
	UC1879		115	300	ns
Oscillator					
Initial Accuracy	T _A = 25°C	180	200	220	kHz
Voltage Stability	11V < VIN < 18V		1	2	%
Total Variation	Line, Temperature	160	200	240	kHz
CLKSYNC Threshold		2.3	2.5	2.7	V
Clock Out High		2.8	4		V
Clock Out Low		0.5	1	1.5	V
Clock Out Pulse Width			400	600	ns
Ramp Valley Voltage			0.2	0.4	V

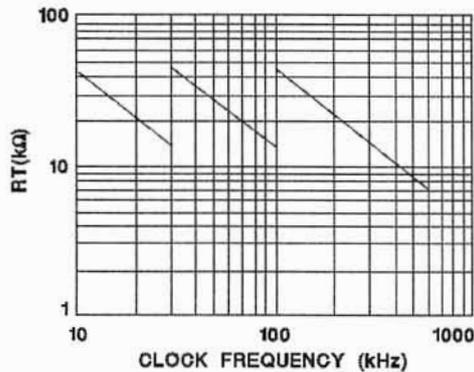
ABSOLUTE MAXIMUM RATINGS

Supply Voltage (VC, VIN)	20V
Output Current, Source or Sink, DC	20mA
Analog I/Os	
(Pins 1, 2, 3, 4, 5, 6, 14, 15, 17, 18, 19)	-0.3 to 5.3V
(Pin 16)	-0.3V to VIN
Storage Temperature Range	-65°C to +150°C
Junction Temperature	-55°C to +150°C
Lead Temperature (Soldering, 10 sec.)	+300°C

Table 1. Product Selection Guide

	TEMPERATURE RANGE	AVAILABLE PACKAGES
UCC1879	-55°C to +125°C	J, L
UCC2879	-40°C to +85°C	N, DW, Q, J, L
UCC3879	0°C to +70°C	N, DW, Q

Notes: Pin references are to 20 pin DIL and SOIC packages. All voltages are with respect to ground unless otherwise stated. Currents are positive into, negative out of the specified terminal. Consult Packaging Section of Databook for thermal limitations and considerations of packages.



Frequency Range	Capacitance
$f_{\text{CLOCK}} < 30\text{kHz}$	2.2nF
$30\text{kHz} < f_{\text{CLOCK}} < 100\text{kHz}$	680pF
$100\text{kHz} < f_{\text{CLOCK}}$	220pF

CONNECTION DIAGRAMS

DIL-20, SOIC-20 (Top View)
J or N Package, DW Package

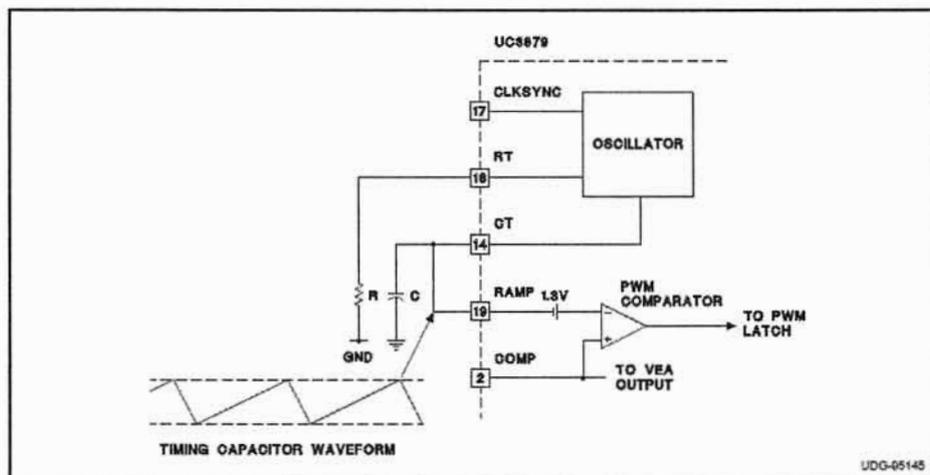
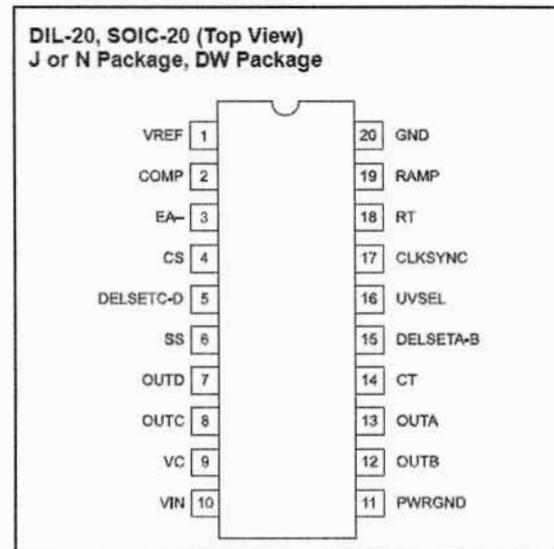
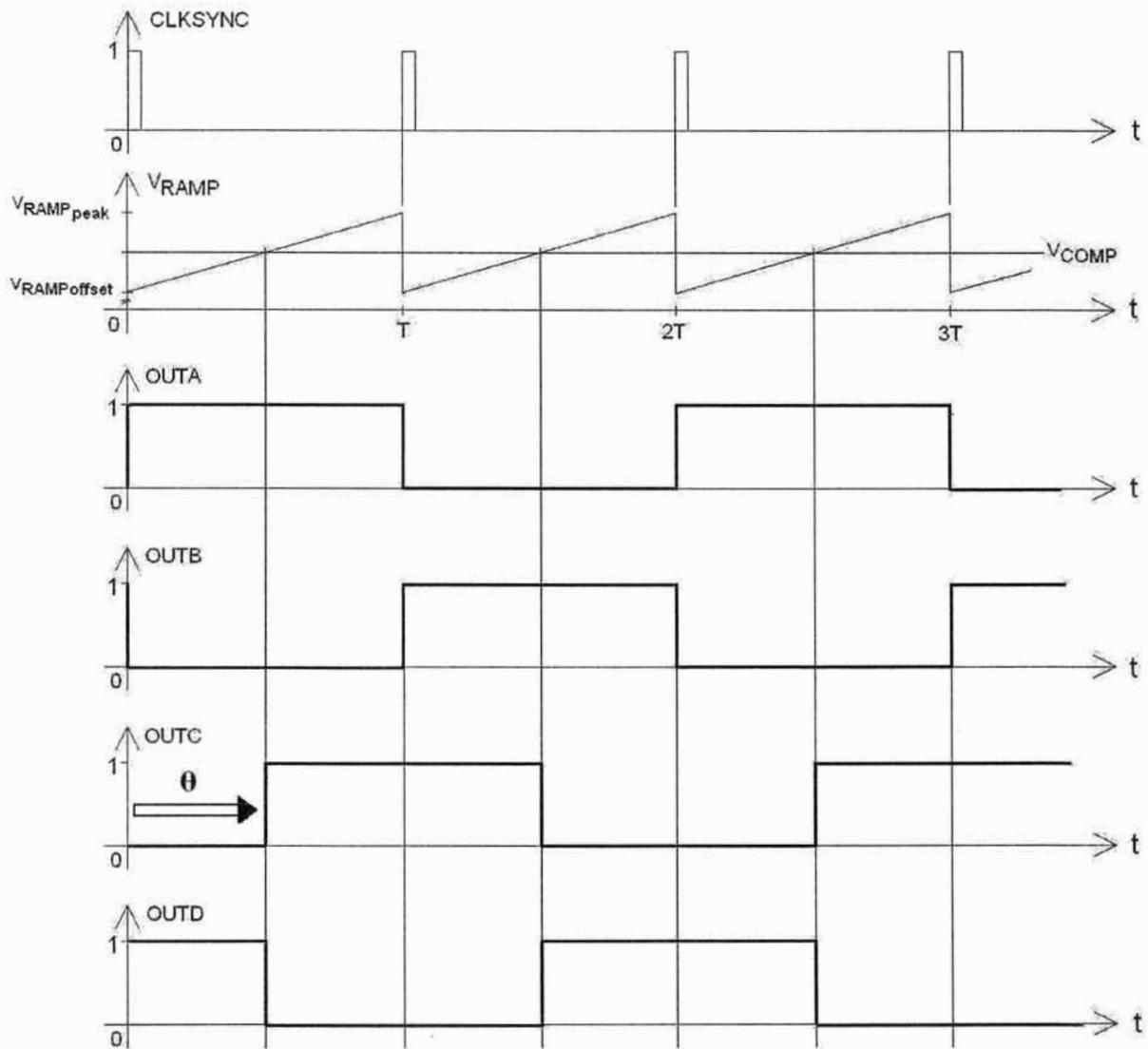


Figure 5. UC3879 with Voltage Mode Control



Phase Shift Resonant Controller



UC3879 – "Phase Shift "

PIN DESCRIPTIONS

CLKSYNC (Bi-directional Clock and Synchronization): Used as an output, CLKS_YNC provides a clock signal. As an input, this pin provides a synchronization point. Multiple UC3879s, each with their own local oscillator frequency, may be connected together by the CLKS_YNC pin, and they will synchronize to the fastest oscillator. This pin may also be used to synchronize the UC3879 to an external clock, provided the frequency of the external signal is higher than the frequency of the local oscillator. CLKS_YNC is internally connected to an emitter follower pull-up and a current source pull-down (300μA typical). Therefore an external resistor to GND can be used to improve the CLKS_YNC pin's ability to drive capacitive loads.

COMP (Error Amplifier Output): This pin is the output of the gain stage for overall feedback control. Error amplifier output voltage levels below 0.9 volt forces zero phase shift. Since the error amplifier has a relatively low current drive capability, the output may be overridden by driving it with a sufficiently low impedance source.

CT (Oscillator Frequency Set): After choosing RT to set the required upper end of the linear duty cycle range, the timing capacitor (CT) value is calculated to set the oscillator frequency as follows:

$$CT = \frac{D_{lin}}{1.08 \cdot RT \cdot f}$$

Connect the timing capacitor directly between CT and GND. Use a high quality ceramic capacitor with low ESL and ESR for best results. A minimum CT value of 200pF insures good accuracy and less susceptibility to circuit layout parasitics. The oscillator and PWM are designed to provide practical operation to 600kHz.

CS (Current Sense): This pin is the non-inverting input to the two current fault comparators whose references are set internally to fixed values of 2.0V and 2.5V. When the voltage at this pin exceeds 2.0V, and the error amplifier output voltage exceeds the voltage on the ramp input, the phase shift limiting overcurrent comparator will limit the phase shifting on a cycle-by-cycle basis. When the voltage at this pin exceeds 2.5V, the current fault latch is set, the outputs are forced OFF, and a soft start cycle is initiated. If a constant voltage above 2.5V is applied to this pin the outputs are disabled and held low. When CS is brought below 2.5V, the outputs will begin switching at 0 degrees phase shift before the SS pin begins to rise. This condition will not prematurely deliver power to the load.

DELSETA-B, DELSETC-D (Output Delay Control): The user programmed currents from these pins to GND set the turn on delay for the corresponding output pair. This delay is introduced between the turn off of one switch and the turn on of another in the same leg of the bridge to allow resonant switching to take place. Separate delays are provided for the two half-bridges to accommodate differences in the resonant capacitor charging currents.

EA- (Error Amplifier Inverting Input): This is normally connected to the voltage divider resistors which sense the power supply output voltage level. The loop compensation components are connected between this pin and COMP.

GND (Signal Ground): All voltages are measured with respect to GND. The timing capacitor on CT, and bypass capacitors on VREF and VIN should be connected directly to the ground plane near GND.

OUTA – OUTD (Outputs A-D): The outputs are 100mA totem pole output drivers optimized to drive FET driver ICs. The outputs operate as pairs with a nominal 50% duty cycle. The A-B pair is intended to drive one half-bridge in the external power stage and is synchronized to the clock waveform. The C-D pair drives the other half-bridge with switching phase shifted with respect to the A-B outputs.

PWRGND (Power Ground): VC should be bypassed with a ceramic capacitor from VC to the section of the ground plane that is connected to PWRGND. Any required bulk reservoir capacitor should be connected in parallel. PWRGND and GND should be connected at a single point near the chip to optimize noise rejection and minimize DC voltage drops.

RAMP (Voltage Ramp): This pin is the input to the PWM comparator. Connect it to CT for voltage mode control. For current mode control, connect RAMP to CS and also to the output of the current sense transformer circuit. Slope compensation can be achieved by injecting a portion of the ramp voltage from CT to RAMP.

PIN DESCRIPTIONS (cont.)

RT (Clock/Sync Duty Cycle Set Pin): The UC3879 oscillator produces a sawtooth waveform. The rising edge is generated by connecting a resistor from RT to GND and a capacitor from CT to GND (see CT pin description). During the rising edge, the modulator has linear control of the duty cycle. The duty cycle jumps to 100% when the voltage on COMP exceeds the oscillator peak voltage. Selection of RT should be done first, based on the required upper end of the linear duty cycle range (D_{lin}) as follows:

$$RT = \frac{25}{10mA \cdot (1 - D_{lin})}$$

Recommended values for RT range from 2.5k to 100k.

SS: Connect a capacitor between this pin and GND to set the soft start time. The voltage at SS will remain near zero volts as long as VIN is below the UVLO threshold. Soft start will be pulled up to about 4.8V by an internal 9µA current source when VIN and VREF become valid (assuming a non-fault condition). In the event of a current fault (CS voltage exceeding 2.5V), soft start will be pulled to GND and then ramp to 4.8V. If a fault occurs during the soft start cycle, the outputs will be immediately disabled and soft start must fully charge prior to resetting the fault latch. For paralleled controllers, the soft start pins may be paralleled to a single capacitor, but the charge currents will be additive.

ADDITIONAL INFORMATION

Please refer to the following Unitorde publications for additional information. The following three topics are available in the Applications Handbook.

[1] Application Note U-154, *The New UC3879 Phase-Shifted PWM Controller Simplifies the Design of Zero Voltage Transition Full-Bridge Converters* by Laszlo Balogh.

UVSEL: Connecting this pin to VIN sets a turn on voltage of 10.75V with 1.5V of UVLO hysteresis. Leaving the pin open-circuited programs a turn on voltage of 15.25V with 6.0V of hysteresis.

VC (Output Switch Supply Voltage): This pin supplies power to the output drivers and their associated bias circuitry. The difference between the output high drive and VC is typically 2.1V. This supply should be bypassed directly to PWRGND with a low ESR/ESL capacitor.

VIN (Primary Chip Supply Voltage): This pin supplies power to the logic and analog circuitry on the integrated circuit that is not directly associated with driving the output stages. Connect VIN to a stable source above 12V for normal operation. To ensure proper functionality, the UC3879 is inactive until VIN exceeds the upper undervoltage lockout threshold. This pin should be bypassed directly to GND with a low ESR/ESL capacitor.

NOTE: When VIN exceeds the UVLO threshold the supply current (IN) jumps from about 100µA to greater than 20mA. If the UC3879 is not connected to a well bypassed supply, it may immediately enter the UVLO state again. Therefore, sufficient bypass capacity must be added to ensure reliable startup.

VREF: This pin provides an accurate 5V voltage reference. It is internally short circuit current limited. VREF is disabled while VIN is below the UVLO threshold. The circuit is also disabled until VREF reaches approximately 4.75V. For best results bypass VREF with a 0.1µF, low ESR/ESL capacitor.

[2] Application Note U-136, *Phase Shifted, Zero Voltage Transition Design Considerations and the UC3875 PWM Controller* by Bill Andreyckak.

Design Note DN-63, *The Current-Doubler Rectifier: An Alternative Rectification Technique for Push-Pull and Bridge Converters* by Laszlo Balogh.

Isolation Amplifier

Technical Data

Features

- 15 kV/ μ s Common-Mode Rejection at $V_{CM} = 1000$ V
- Compact, Auto-Insertable Standard 8-pin DIP Package
- 0.00025 V/V/ $^{\circ}$ C Gain Drift vs. Temperature
- 0.3 mV Input Offset Voltage
- 100 kHz Bandwidth
- 0.004% Nonlinearity
- Worldwide Safety Approval: UL 1577 (3750 Vrms/1 min.) and CSA (pending), VDE 0884 (Option #060 only)
- Advanced Sigma-Delta (Σ - Δ) A/D Converter Technology
- Fully Differential Circuit Topology
- 0.8 μ m CMOS IC Technology

Applications

- Motor Phase and Rail Current Sensing
- Inverter Current Sensing
- Switched Mode Power Supply Signal Isolation
- General Purpose Current Sensing and Monitoring
- General Purpose Analog Signal Isolation

Description

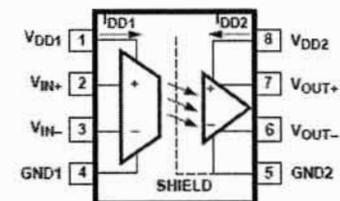
The HCPL-7840 isolation amplifier family was designed for current sensing in electronic motor drives. In a typical implementation, motor currents flow through an external resistor and the resulting analog voltage drop is sensed by the HCPL-7840. A differential output voltage is created on the other side of the HCPL-7840 optical isolation barrier. This differential output voltage is proportional to the motor current and can be converted to a single-ended signal by using an op-amp as shown in the recommended application circuit. Since common-mode voltage swings of several hundred volts in tens of nanoseconds are common in modern switching inverter motor drives, the HCPL-7840 was designed to ignore very high common-mode transient slew rates (of at least 10 kV/ μ s).

The high CMR capability of the HCPL-7840 isolation amplifier provides the precision and stability needed to accurately monitor motor current in high noise motor control environ-

HCPL-7840

ments, providing for smoother control (less "torque ripple") in various types of motor control applications.

Functional Diagram



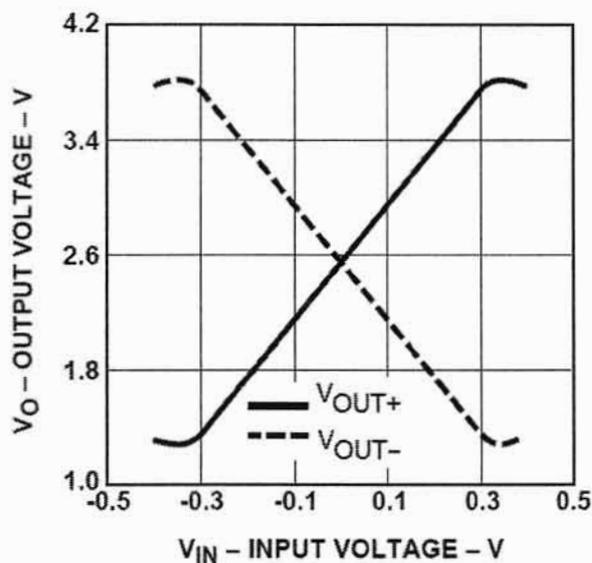
The product can also be used for general analog signal isolation applications requiring high accuracy, stability, and linearity under similarly severe noise conditions. For general applications, we recommend the HCPL-7840 (gain tolerance of $\pm 5\%$). The HCPL-7840 utilizes sigma delta (Σ - Δ) analog-to-digital converter technology, chopper stabilized amplifiers, and a fully differential circuit topology fabricated using

CAUTION: It is advised that normal static precautions be taken in handling and assembly of this component to prevent damage and/or degradation which may be induced by ESD.

DC Electrical Specifications

Unless otherwise noted, all typicals and figures are at the nominal operating conditions of $V_{IN+} = 0$, $V_{IN-} = 0$ V, $V_{DD1} = V_{DD2} = 5$ V and $T_A = 25^\circ\text{C}$; all Min./Max. specifications are within the Recommended Operating Conditions.

Parameter	Symbol	Min.	Typ.	Max.	Unit	Test Conditions	Fig.	Note
Input Offset Voltage	V_{OS}	-2.0	0.3	2.0	mV	$T_A = 25^\circ\text{C}$	1,2	
		-3.0		3.0				
Magnitude of Input Offset Change vs. Temperature	$ \Delta V_{OS}/\Delta T_A $		3.0	10.0	$\mu\text{V}/^\circ\text{C}$		3	2
Gain ($\pm 5\%$ Tol.)	G	7.60	8.00	8.40	V/V	$-200\text{ mV} < V_{IN+} < 200\text{ mV}$	4,5,6	3
Magnitude of V_{OUT} Gain Change vs. Temperature	$ \Delta G/\Delta T_A $		0.00025		V/V/ $^\circ\text{C}$			4
V_{OUT} 200 mV Nonlinearity	NL_{200}		0.0037	0.35	%	$-200\text{ mV} < V_{IN+} < 200\text{ mV}$	7,8	5
Magnitude of V_{OUT} 200 mV Nonlinearity Change vs. Temperature	$ dNL_{200}/dT $		0.0002		%/ $^\circ\text{C}$			6
V_{OUT} 100 mV Nonlinearity	NL_{100}		0.0027	0.2	%	$-100\text{ mV} < V_{IN+} < 100\text{ mV}$		6
Maximum Input Voltage before V_{OUT} Clipping	$ V_{IN+} _{MAX}$		308.0		mV		9	
Input Supply Current	I_{DD1}		10.86	15.5	mA	$V_{IN+} = 400\text{ mV}$	10	7
Output Supply Current	I_{DD2}		11.56	15.5		$V_{IN+} = -400\text{ mV}$		8
Input Current	I_{IN+}		-0.5	5.0	μA			9
Magnitude of Input Bias Current vs. Temperature Coefficient	$ dI_{IN}/dT $		+0.45		nA/ $^\circ\text{C}$		11	
Output Low Voltage	V_{OL}		1.29		V			10
Output High Voltage	V_{OH}		3.80		V			
Output Common-Mode Voltage	V_{OCM}	2.2	2.545	2.8	V			



$$V_{OUT} = V_{OUT+} - V_{OUT-}$$

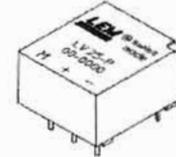
$$V_{IN} = V_{IN+} - V_{IN-}$$

Voltage Transducer LV 25-P

For the electronic measurement of voltages : DC, AC, pulsed..., with a galvanic isolation between the primary circuit (high voltage) and the secondary circuit (electronic circuit).

$$I_{PN} = 10 \text{ mA}$$

$$V_{PN} = 10 \dots 500 \text{ V}$$



Electrical data

I_{PN}	Primary nominal r.m.s. current	10	mA
I_p	Primary current, measuring range	0 .. ± 14	mA
R_M	Measuring resistance	R_{Mmin} R_{Mmax}	
			with $\pm 12 \text{ V}$
		@ $\pm 14 \text{ mA}_{max}$ 30 100 Ω	
	with $\pm 15 \text{ V}$	@ $\pm 10 \text{ mA}_{max}$ 100 350 Ω	
	@ $\pm 14 \text{ mA}_{max}$ 100 190 Ω		
I_{SN}	Secondary nominal r.m.s. current	25	mA
K_N	Conversion ratio	2500 : 1000	
V_C	Supply voltage ($\pm 5 \%$)	$\pm 12 \dots 15$	V
I_C	Current consumption	10 (@ $\pm 15 \text{ V}$) + I_S	mA
V_d	R.m.s. voltage for AC isolation test ¹⁾ , 50 Hz, 1 mn	2.5	kV

Accuracy - Dynamic performance data

X_G	Overall Accuracy @ I_{PN} , $T_A = 25^\circ\text{C}$	@ $\pm 12 \dots 15 \text{ V}$	± 0.9	%
		@ $\pm 15 \text{ V} (\pm 5 \%)$	± 0.8	%
ϵ_L	Linearity		< 0.2	%
I_O	Offset current @ $I_p = 0$, $T_A = 25^\circ\text{C}$	Typ	Max	
			± 0.15	mA
I_{OT}	Thermal drift of I_O	0°C .. +25°C	± 0.06	± 0.25 mA
		+25°C .. +70°C	± 0.10	± 0.35 mA
t_r	Response time ²⁾ @ 90 % of V_{Pmax}	40		μs

General data

T_A	Ambient operating temperature	0 .. +70	$^\circ\text{C}$
T_S	Ambient storage temperature	-25 .. +85	$^\circ\text{C}$
R_p	Primary coil resistance @ $T_A = 70^\circ\text{C}$	250	Ω
R_s	Secondary coil resistance @ $T_A = 70^\circ\text{C}$	110	Ω
m	Mass	22	g
	Standards ³⁾	EN 50178	

Features

- Closed loop (compensated) voltage transducer using the Hall effect
- Insulated plastic case recognized according to UL 94-V0.

Principle of use

- For voltage measurements, a current proportional to the measured voltage must be passed through an external resistor R_1 which is selected by the user and installed in series with the primary circuit of the transducer.

Advantages

- Excellent accuracy
- Very good linearity
- Low thermal drift
- Low response time
- High bandwidth
- High immunity to external interference
- Low disturbance in common mode.

Applications

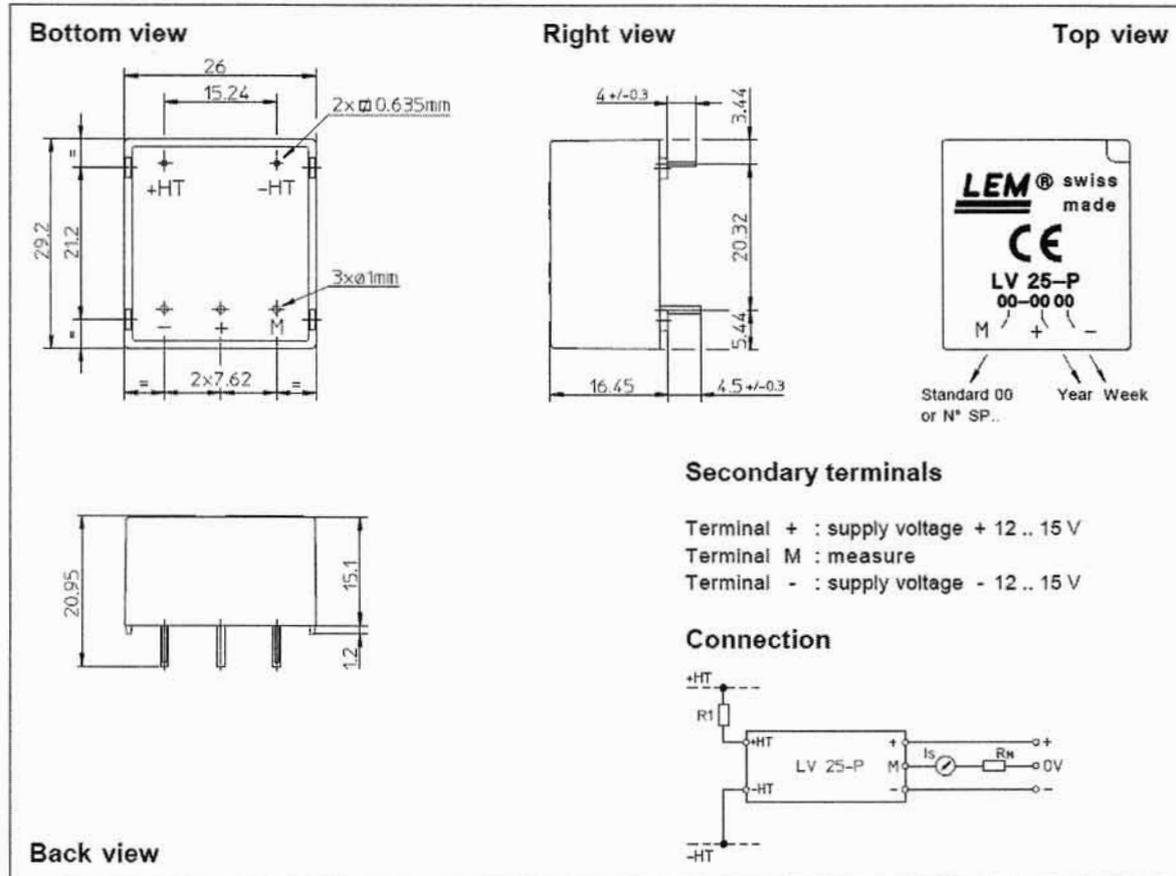
- AC variable speed drives and servo motor drives
- Static converters for DC motor drives
- Battery supplied applications
- Uninterruptible Power Supplies (UPS)
- Power supplies for welding applications.

Notes : ¹⁾ Between primary and secondary

²⁾ $R_1 = 25 \text{ k}\Omega$ (L/R constant, produced by the resistance and inductance of the primary circuit)

³⁾ A list of corresponding tests is available

Dimensions LV 25-P (in mm. 1 mm = 0.0394 inch)



Mechanical characteristics

- General tolerance ± 0.2 mm
- Fastening & connection of primary 2 pins
0.635 x 0.635 mm
- Fastening & connection of secondary 3 pins $\varnothing 1$ mm
- Recommended PCB hole 1.2 mm

Remarks

- I_s is positive when V_p is applied on terminal +HT.
- This is a standard model. For different versions (supply voltages, turns ratios, unidirectional measurements...), please contact us.

Instructions for use of the voltage transducer model LV 25-P

Primary resistor R_1 : the transducer's optimum accuracy is obtained at the nominal primary current. As far as possible, R_1 should be calculated so that the nominal voltage to be measured corresponds to a primary current of 10 mA.

Example: Voltage to be measured $V_{PN} = 250$ V

- a) $R_1 = 25$ k Ω / 2.5 W, $I_p = 10$ mA Accuracy = ± 0.8 % of V_{PN} (@ $T_A = +25^\circ\text{C}$)
 b) $R_1 = 50$ k Ω / 1.25 W, $I_p = 5$ mA Accuracy = ± 1.6 % of V_{PN} (@ $T_A = +25^\circ\text{C}$)

Operating range (recommended) : taking into account the resistance of the primary windings (which must remain low compared to R_1 in order to keep thermal deviation as low as possible) and the isolation, this transducer is suitable for measuring nominal voltages from 10 to 500 V.

LEM reserves the right to carry out modifications on its transducers, in order to improve them, without previous notice.

Current Transducer LA 55-P

For the electronic measurement of currents : DC, AC, pulsed..., with a galvanic isolation between the primary circuit (high power) and the secondary circuit (electronic circuit).

$$I_{PN} = 50 \text{ A}$$



Electrical data						
I_{PN}	Primary nominal r.m.s. current	50	A			
I_p	Primary current, measuring range	0 .. ± 70	A			
R_M	Measuring resistance @	$T_A = 70^\circ\text{C}$				
		$T_A = 85^\circ\text{C}$				
		R_{Mmin}	R_{Mmax}	R_{Mmin}	R_{Mmax}	
	with ± 12 V	@ ± 50 A _{max}	10	100	60	95
	@ ± 70 A _{max}	10	50	60 ¹⁾	60 ¹⁾	Ω
with ± 15 V	@ ± 50 A _{max}	50	160	135	155	Ω
	@ ± 70 A _{max}	50	90	135 ²⁾	135 ²⁾	Ω
I_{SN}	Secondary nominal r.m.s. current	50	mA			
K_N	Conversion ratio	1 : 1000				
V_C	Supply voltage (± 5 %)	± 12 .. 15	V			
I_C	Current consumption	10 (@ ± 15 V) + I_S	mA			
V_d	R.m.s. voltage for AC isolation test, 50 Hz, 1 mn	2.5	kV			

Features

- Closed loop (compensated) current transducer using the Hall effect
- Printed circuit board mounting
- Insulated plastic case recognized according to UL 94-V0.

Advantages

- Excellent accuracy
- Very good linearity
- Low temperature drift
- Optimized response time
- Wide frequency bandwidth
- No insertion losses
- High immunity to external interference
- Current overload capability.

Accuracy - Dynamic performance data			
X	Accuracy @ I_{PN} , $T_A = 25^\circ\text{C}$	@ ± 15 V (± 5 %)	± 0.65 %
		@ ± 12 .. 15 V (± 5 %)	± 0.90 %
ϵ_L	Linearity		< 0.15 %
I_O	Offset current @ $I_p = 0$, $T_A = 25^\circ\text{C}$	Typ	Max
I_{OM}	Residual current ³⁾ @ $I_p = 0$, after an overload of $3 \times I_{PN}$		± 0.2 mA
I_{OT}	Thermal drift of I_O	0°C .. + 70°C	± 0.1 mA
		- 25°C .. + 85°C	± 0.1 mA
t_{ra}	Reaction time @ 10 % of I_{pmax}	< 500	ns
t_r	Response time @ 90 % of I_{pmax}	< 1	μs
di/dt	di/dt accurately followed	> 200	A/μs
f	Frequency bandwidth (- 1 dB)	DC .. 200	kHz

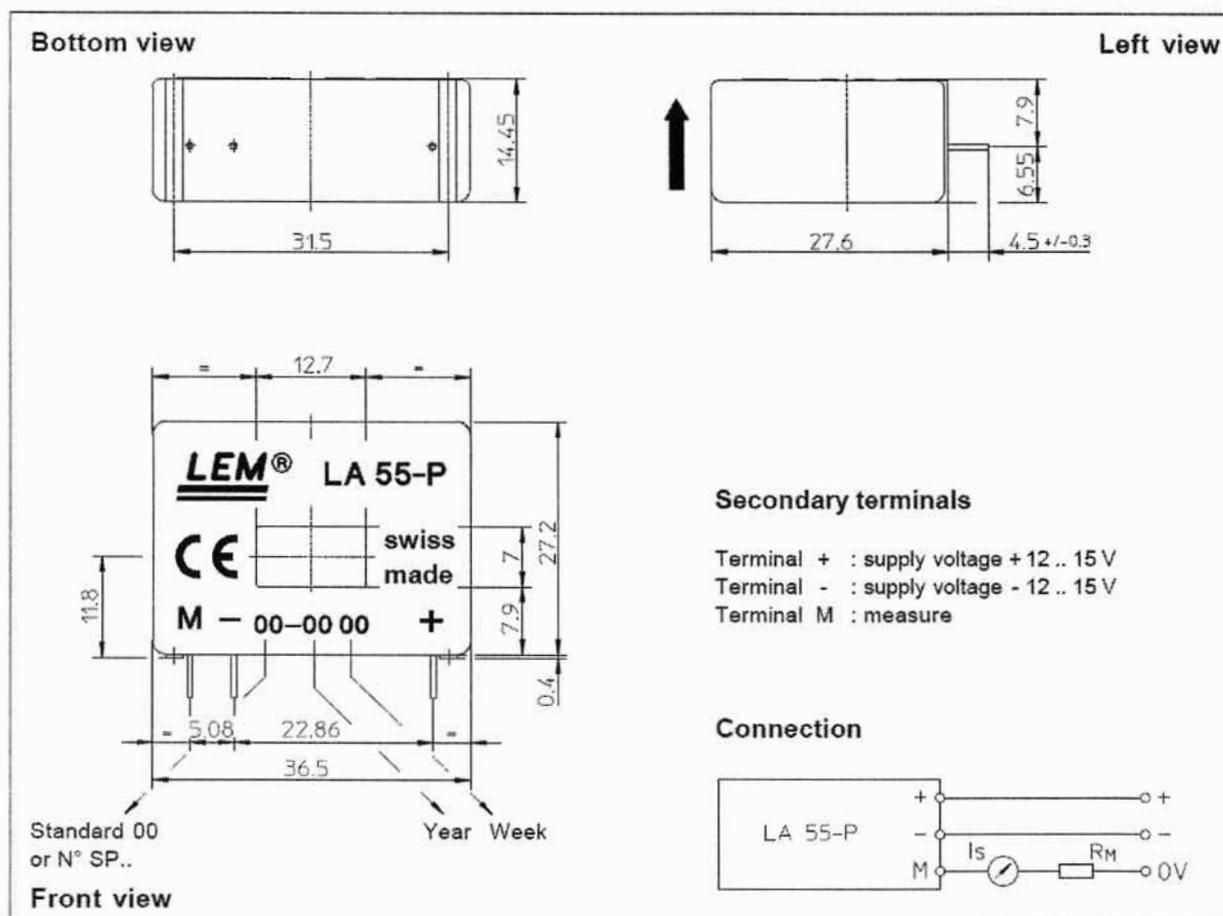
Applications

- AC variable speed drives and servo motor drives
- Static converters for DC motor drives
- Battery supplied applications
- Uninterruptible Power Supplies (UPS)
- Switched Mode Power Supplies (SMPS)
- Power supplies for welding applications.

General data			
T_A	Ambient operating temperature	- 25 .. + 85	°C
T_S	Ambient storage temperature	- 40 .. + 90	°C
R_S	Secondary coil resistance @	$T_A = 70^\circ\text{C}$	80 Ω
		$T_A = 85^\circ\text{C}$	85 Ω
m	Mass Standards ⁴⁾	18	g
		EN 50178	

Notes : ¹⁾ Measuring range limited to ± 60 A_{max}
²⁾ Measuring range limited to ± 55 A_{max}
³⁾ Result of the coercive field of the magnetic circuit
⁴⁾ A list of corresponding tests is available

Dimensions LA 55-P (in mm. 1 mm = 0.0394 inch)



Mechanical characteristics

- General tolerance ± 0.2 mm
- Primary through-hole 12.7 x 7 mm
- Fastening & connection of secondary 3 pins
- Recommended PCB hole 0.63 x 0.56mm
- 0.9 mm

Remarks

- I_s is positive when I_p flows in the direction of the arrow.
- Temperature of the primary conductor should not exceed 90°C.
- Dynamic performances (di/dt and response time) are best with a single bar completely filling the primary hole.
- In order to achieve the best magnetic coupling, the primary windings have to be wound over the top edge of the device.
- This is a standard model. For different versions (supply voltages, turns ratios, unidirectional measurements...), please contact us.

Document technique 5

Philips Semiconductors

Product specification

N-channel enhancement mode TrenchMOS™ transistor

IRFZ44N

GENERAL DESCRIPTION

N-channel enhancement mode standard level field-effect power transistor in a plastic envelope using 'trench' technology. The device features very low on-state resistance and has integral zener diodes giving ESD protection up to 2kV. It is intended for use in switched mode power supplies and general purpose switching applications.

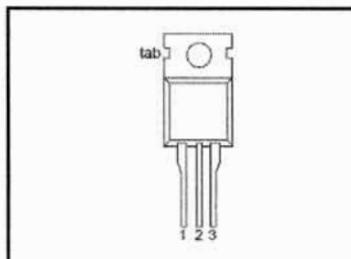
QUICK REFERENCE DATA

SYMBOL	PARAMETER	MAX.	UNIT
V_{DS}	Drain-source voltage	55	V
I_D	Drain current (DC)	49	A
P_{tot}	Total power dissipation	110	W
T_j	Junction temperature	175	°C
$R_{DS(ON)}$	Drain-source on-state resistance $V_{GS} = 10$ V	22	mΩ

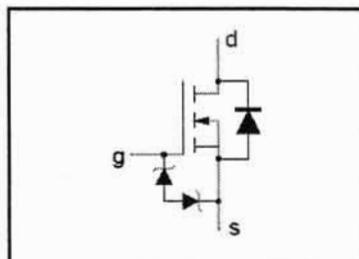
PINNING - TO220AB

PIN	DESCRIPTION
1	gate
2	drain
3	source
tab	drain

PIN CONFIGURATION



SYMBOL



LIMITING VALUES

Limiting values in accordance with the Absolute Maximum System (IEC 134)

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V_{DS}	Drain-source voltage	-	-	55	V
V_{DGR}	Drain-gate voltage	$R_{GS} = 20$ kΩ	-	55	V
$\pm V_{GS}$	Gate-source voltage	-	-	20	V
I_D	Drain current (DC)	$T_{mb} = 25$ °C	-	49	A
I_D	Drain current (DC)	$T_{mb} = 100$ °C	-	35	A
I_{DM}	Drain current (pulse peak value)	$T_{mb} = 25$ °C	-	160	A
P_{tot}	Total power dissipation	$T_{mb} = 25$ °C	-	110	W
T_{stg}, T_j	Storage & operating temperature	-	-55	175	°C

